

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-125464

(43)公開日 平成6年(1994)5月6日

(51)Int.Cl.⁵

H 0 4 N 1/41

G 0 6 F 15/66

識別記号

庁内整理番号

C 9070-5C

3 3 0 B 8420-5L

F I

技術表示箇所

審査請求 未請求 請求項の数22(全 43 頁)

(21)出願番号 特願平4-274121

(22)出願日 平成4年(1992)10月13日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 木虎 正和

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 船田 正広

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 高橋 弘行

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

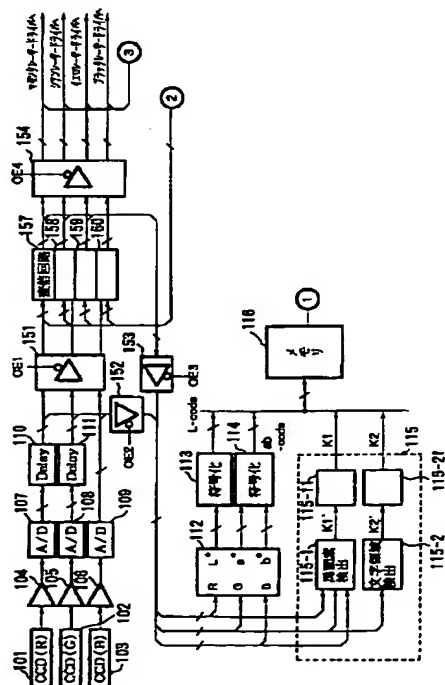
(74)代理人 弁理士 大塚 康徳 (外1名)

(54)【発明の名称】 画像処理方法及び装置

(57)【要約】

【目的】 カラー画像を効率良く且つ高品位を保ちながら符号化する画像処理方法及び装置を提供しようとするものである。

【構成】 本発明においては、カラー画像データを $m \times n$ (m, n は自然数)の画像ブロックごとに分割し、入力した画像ブロックデータを明度データと色度データに変換する色空間変換器112を備える。更に、その画像ブロック内での明度データを直流成分と交流成分に分離して量子化し、且つ、明度データの画素ブロック内での交流成分の振幅を算出する符号化器113と、色度情報の交流成分の振幅を算出し、色度情報の交流成分の振幅に対する明度情報の交流成分の振幅非を算出し、符号化する符号化器114を備える。



【特許請求の範囲】

【請求項 1】 カラー画像データを $m \times n$ (m, n は自然数) の画像ブロックごとに分割する分割行程と、
入力したカラー画像データを明度データと色度データに変換する色空間変換行程と、

前記画像ブロック内での明度データを直流成分と交流成分に分離し、量子化する量子化行程と、

前記明度データの前記画素ブロック内での交流成分の振幅を算出する第 1 の算出行程と、

前記色度データの前記画素ブロック内での交流成分の振幅を算出する第 2 の算出行程と、

前記色度データの交流成分の振幅に対し、前記明度データの交流成分の振幅の比を算出し、符号化する第 1 の符号化行程と、

前記色度データの交流成分と明度データの交流成分の振幅比を非線形に符号化する第 2 の符号化行程とを備えることを特徴とする画像処理方法。

【請求項 2】 前記振幅比の符号化は、小さい振幅比に対しては数多くの符号コードを割り当て、振幅比の大きい部分は少ないコード数でまとめる非線形な符号化であることを特徴とする請求項第 1 項に記載の画像処理方法。

【請求項 3】 前記画素ブロックは $n \times n$ (n は 2 の累乗) の画素ブロックであり、

前記画素ブロックごとに、直交変換を施す行程を備えることを特徴とする請求項第 1 項に記載の画像処理方法。

【請求項 4】 前記直交変換は、アダマール変換であることを特徴とする請求項第 3 項に記載の画像処理方法。

【請求項 5】 前記直交変換は、離散的フーリエ変換もしくは離散的コサイン変換であることを特徴とする請求項第 3 項に記載の画像処理方法。

【請求項 6】 前記符号化された符号長は、固定長符号であることを特徴とする請求項第 1 項に記載の画像処理方法。

【請求項 7】 カラー画像データを $m \times n$ (m, n は自然数) の画像ブロックごとに分割する分割手段と、
入力したカラー画像データを明度データと色度データに変換する色空間変換手段と、

前記画像ブロック内での明度データを直流成分と交流成分に分離し、量子化する量子化手段と、

前記明度データの前記画素ブロック内での交流成分の振幅を算出する第 1 の算出手段と、

前記色度データの前記画素ブロック内での交流成分の振幅を算出する第 2 の算出手段と、

前記色度データの交流成分の振幅に対し、前記明度データの交流成分の振幅の比を算出し、符号化する第 1 の符号化手段と、

前記色度データの交流成分と明度データの交流成分の振幅比を非線形に符号化する第 2 の符号化手段とを備えることを特徴とする画像処理装置。

【請求項 8】 前記振幅比の符号化は、小さい振幅比に対しては数多くの符号コードを割り当て、振幅比の大きい部分は少ないコード数でまとめる非線形な符号化であることを特徴とする請求項第 7 項に記載の画像処理装置。

【請求項 9】 前記画素ブロックは $n \times n$ (n は 2 の累乗) の画素ブロックであり、

前記画素ブロックごとに、明度データを直交変換を施す手段を備えることを特徴とする請求項第 7 項に記載の画像処理装置。

【請求項 10】 前記直交変換は、アダマール変換であることを特徴とする請求項第 9 項に記載の画像処理装置。

【請求項 11】 前記直交変換は、離散的フーリエ変換もしくは離散的コサイン変換であることを特徴とする請求項第 9 項に記載の画像処理装置。

【請求項 12】 前記符号化された符号長は、固定長符号であることを特徴とする請求項第 7 項に記載の画像処理方法。

【請求項 13】 カラー画像データを $m \times n$ (m, n は自然数) の画像ブロックごとに分割する分割行程と、
画像ブロックの画像属性を判定する判定行程と、

入力したカラー画像データを明度データと色度データに変換する色空間変換行程と、

分割された画像ブロックに対応する明度データを符号化する第 1 の符号化行程と、

分割された画像ブロックに対応する色度データを符号化する第 2 の符号化行程と、

前記判定行程の判定結果に基づいて、前記第 1 の符号化行程及び第 2 の符号化行程で符号化されたそれぞれの符号化データのデータ長を制御するデータ長制御行程とを備えることを特徴とする画像処理方法。

【請求項 14】 前記データ長制御行程では、第 1 の符号化行程及び第 2 の符号化行程で得られた注目画像ブロックに対する符号データの合成データ長を一定にすることを特徴とする請求項第 13 項に記載の画像処理方法。

【請求項 15】 前記判定行程では、注目画像ブロックが画像エッジ部にあるのか否かを判定することを特徴とする請求項第 13 項に記載の画像処理方法。

【請求項 16】 前記判定行程では、注目画像ブロックが色度エッジ部にあるのか否かを判定することを特徴とする請求項第 13 項に記載の画像処理方法。

【請求項 17】 前記判定行程では、注目画像ブロックが有彩色か無彩色かを判定することを特徴とする請求項第 13 項に記載の画像処理方法。

【請求項 18】 カラー画像データを $m \times n$ (m, n は自然数) の画像ブロックごとに分割する分割手段と、
画像ブロックの画像属性を判定する判定手段と、
入力したカラー画像データを明度データと色度データに変換する色空間変換手段と、

分割された画像ブロックに対応する明度データを符号化する第1の符号化手段と、

分割された画像ブロックに対応する色度データを符号化する第2の符号化手段と、

前記判定手段の判定結果に基づいて、前記第1の符号化手段及び第2の符号化手段で符号化されたそれぞれの符号化データのデータ長を制御するデータ長制御手段とを備えることを特徴とする画像処理装置。

【請求項19】 前記データ長制御手段では、第1の符号化手段及び第2の符号化手段で得られた注目画像ブロックに対する符号データの合成データ長を一定にすることを特徴とする請求項第18項に記載の画像処理装置。

【請求項20】 前記判定手段では、注目画像ブロックが画像エッジ部にあるのか否かを判定することを特徴とする請求項第18項に記載の画像処理装置。

【請求項21】 前記判定手段では、注目画像ブロックが色度エッジ部にあるのか否かを判定することを特徴とする請求項第18項に記載の画像処理装置。

【請求項22】 前記判定手段では、注目画像ブロックが有彩色か無彩色かを判定することを特徴とする請求項第18項に記載の画像処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は画像処理方法及び装置、例えばフルカラー画像データを符号化（圧縮）および復号化（伸張）の処理を施す画像処理方法及び装置に関するものである。

【0002】

【従来の技術】 従来、フルカラー画像データを、画素ブロックごとに明度情報と色度情報に分離し、符号化（圧縮）する装置として、例えば特願昭63-141826号が提案されている。

【0003】

【発明が解決しようとする課題】 かかる従来例においては、色度情報を符号化する際、線形に符号化を行っていた。

【0004】 明度情報に対する色度情報の振幅比は、読み込まれる画像情報の種類に関わりなく、その存在範囲と頻度分布に同じような傾向がみとれる。

【0005】 このように偏りのある情報について、従来のように線形に量子化していたのでは、量子化による出現頻度の高い情報と低い情報の量子化による誤差が同じなので、効率的な符号化が行えないという問題がある。

【0006】

【課題を解決するための手段】 そこで本願発明はカラー画像を効率良く且つ高品位を保ちながら符号化する画像処理方法及び装置を提供しようとするものである。

【0007】 この課題を達成するため、本発明の画像処理方法は以下に示す行程を備える。すなわち、カラー画像データを $m \times n$ （ m, n は自然数）の画像ブロックご

とに分割する分割行程と、入力したカラー画像データを明度データと色度データに変換する色空間変換行程と、前記画像ブロック内での明度データを直流成分と交流成分に分離し、量子化する量子化行程と、前記明度データの前記画素ブロック内での交流成分の振幅を算出する第1の算出行程と、前記色度データの前記画素ブロック内での交流成分の振幅を算出する第2の算出行程と、前記色度データの交流成分の振幅に対し、前記明度データの交流成分の振幅の比を算出し、符号化する第1の符号化行程と、前記色度データの交流成分と明度データの交流成分の振幅比を非線形に符号化する第2の符号化行程とを備える。

【0008】 また、本発明の画像処理装置は以下に示す構成を備える。

【0009】 カラー画像データを $m \times n$ （ m, n は自然数）の画像ブロックごとに分割する分割手段と、入力したカラー画像データを明度データと色度データに変換する色空間変換手段と、前記画像ブロック内での明度データを直流成分と交流成分に分離し、量子化する量子化手段と、前記明度データの前記画素ブロック内での交流成分の振幅を算出する第1の算出手段と、前記色度データの前記画素ブロック内での交流成分の振幅を算出する第2の算出手段と、前記色度データの交流成分の振幅に対し、前記明度データの交流成分の振幅の比を算出し、符号化する第1の符号化手段と、前記色度データの交流成分と明度データの交流成分の振幅比を非線形に符号化する第2の符号化手段とを備える。

【0010】 また、他の発明は上記第1の発明に加えて、微小領域毎にその状態に応じた符号データを生成し、しかも、符号データを単一長にすることを可能ならしめる画像処理方法及び装置を提供しようとするものである。

【0011】 上記課題を達成するため、本発明の画像処理方法は以下に示す行程を備える。すなわち、カラー画像データを $m \times n$ （ m, n は自然数）の画像ブロックごとに分割する分割行程と、画像ブロックの画像属性を判定する判定行程と、入力したカラー画像データを明度データと色度データに変換する色空間変換行程と、分割された画像ブロックに対応する明度データを符号化する第1の符号化行程と、分割された画像ブロックに対応する色度データを符号化する第2の符号化行程と、前記判定行程の判定結果に基づいて、前記第1の符号化行程及び第2の符号化行程で符号化されたそれぞれの符号化データのデータ長を制御するデータ長制御行程とを備える。

【0012】 また、本発明の画像処理装置は以下に示す構成を備える。

【0013】 カラー画像データを $m \times n$ （ m, n は自然数）の画像ブロックごとに分割する分割手段と、画像ブロックの画像属性を判定する判定手段と、入力したカラー画像データを明度データと色度データに変換する色空

間変換手段と、分割された画像ブロックに対応する明度データを符号化する第1の符号化手段と、分割された画像ブロックに対応する色度データを符号化する第2の符号化手段と、前記判定手段の判定結果に基づいて、前記第1の符号化手段及び第2の符号化手段で符号化されたそれぞれの符号化データのデータ長を制御するデータ長制御手段とを備える。

【0014】

【作用】かかる本発明の構成において、例えば、入力されてきた画像データを $n \times m$ 画素ブロックに分割し、その分割された画素ブロックに対応する明度情報に対し直

【0015】

【実施例】以下、添付図面に従って本発明にかかる実施例を詳細に説明する。尚、実施例ではフルカラー複写装置に適応した例を説明するが、本願発明がこれに限定されるものではない。

【0016】〔装置概要説明〕図3に、実施例における装置の断面構造を示す。図示において、201は原稿台ガラスであり、読み取られるべき原稿202が置かれる。原稿202は、照明203により照射され、ミラー204、205、206を経て、光学系207により、CCD208上に像が結ばれる。更に、モーター209により、ミラー204、照明203を含むミラーユニット210は速度Vで機械的に駆動され、ミラー205、206を含む第2ミラーユニット211は速度 $1/2V$ で駆動されることで、光路長さを一定にしたまま原稿202の全面が走査することが可能になる。

【0017】212は画像処理回路部であり、本装置全体の制御を司ると共に、読み取られた画像情報を電気信号として処理してプリント信号として出力する部分でもある。

【0018】213～216は半導体レーザー素子であり、画像処理回路部212より出力されたプリント信号により駆動される。それぞれの半導体レーザー素子によって発光されたそれぞれのレーザー光は、定速回転しているポリゴンミラー217～220によって、それぞれの感光ドラム225～228の面上を走査露光し、潜像

を形成する。221～224は、それぞれブラック(Bk)、イエロー(Y)、シアン(C)、マゼンタ(M)のトナーによって、潜像を現像するための現像器であり、現像された各色のトナーは、用紙に転写され、フルカラーのプリントアウトがなされる。

【0019】用紙カセット229～231にはそれぞれ異なるサイズの記録がセットされていて、これら用紙カセット229～231或いは手差しトレイ232のいずれかより給紙された用紙はレジストローラ223に供給される。そして、所定のタイミングが取られた後、転写ベルト234上に吸着された状態(転写ベルトの表面には複数の穴があって、そこに不図示のファンの作用により記録紙が吸着されるようになっている)で、感光ドラム225に供給される。このとき、感光ドラム220は既に現像されており、その表面に付着されたマゼンタトナーが用紙上に転写される。以後、感光ドラム219～213によって、シアン、イエロー、ブラックの各色トナーが重畳転写される。そして、最後のブラックトナーが転写された後の用紙は、不図示の剥離爪の作用により搬送ベルトから分離され、定着器235によって定着され、排紙トレイ236に排紙される。

【0020】〔画像信号の流れの説明〕図1及び図2に画像処理回路部212における信号の流れを示す。

【0021】101、102、103はそれぞれレッド(R)、グリーン(G)、ブルー(B)のCCDセンサであり、それぞれのセンサから出力された信号はアナログ増幅器104～106により増幅される。増幅された各色成分のアナログ信号はA/D変換器107～109によってデジタルデータに変換される。110、111はそれぞれディレイメモリであり、3つのCCDセンサ101、102、103の物理的な空間のずれを補正するものである。

【0022】151、152、153、154、155、156はそれぞれトライステートのゲート回路であり、それぞれは図示されないCPUによって、その入出力が制御される。CPUは基本的に変倍処理の内容によって、各ゲート回路151～156への制御信号OE1～OE6の信号の論理レベルを“0”あるいは“1”にする。各ゲートは供給された制御信号が“0”レベルのとき、入力端子に供給された信号を出力端子から出力する。このOE1～OE6の信号と変倍処理との関係は表1の通りである。

【0023】

【表1】

	拡大処理の場合 (第1のモード)	縮小処理の場合 (第2のモード)
OE1	0	1
OE2	1	0
OE3	0	1
OE4	1	0
OE5	1	0
OE6	0	1

157, 158, 159, 160はそれぞれ変倍回路であり、主走査方向の画像信号を変倍する（補間処理や間引き処理等）。

【0024】112は色空間変換器であり、R, G, B信号を明度信号 L^* と色度信号 a^* 及び b^* に変換するものである。ここで L^* , a^* , b^* 信号は、CIEで国際

$$\begin{bmatrix} L^* \\ a^* \\ b^* \end{bmatrix} = \begin{bmatrix} 0 & a_{12} & 0 \\ a_{21} & a_{22} & 0 \\ 0 & a_{32} & a_{33} \end{bmatrix} \begin{bmatrix} (X/X_0)^{1/2} \\ (Y/Y_0)^{1/2} \\ (Z/Z_0)^{1/2} \end{bmatrix} + \begin{bmatrix} a_{14} \\ 0 \\ 0 \end{bmatrix} \quad \dots(1)$$

ただし、 a_{ij} , X_0 , Y_0 , Z_0 は、定数である。

【0026】ここで、X, Y, Zは、R, G, B信号により演算され発生される信号であり、次式による。

$$\begin{bmatrix} X \\ Y \\ Z \end{bmatrix} = \begin{bmatrix} \beta_{11} & \beta_{12} & \beta_{13} \\ \beta_{21} & \beta_{22} & \beta_{23} \\ \beta_{31} & \beta_{32} & \beta_{33} \end{bmatrix} \begin{bmatrix} R \\ G \\ B \end{bmatrix} \quad \dots(2)$$

ただし、 β_{ij} は定数である。

【0028】113は明度信号 L^* の符号化器であり、入力した L^* 信号を 4×4 の画素ブロック単位で符号化し、それを符号 L -code信号として出力する。114は色度信号の符号化器であり、入力した a^* , b^* 信号を 4×4 の画素ブロック単位で符号化し、その符号 a -code信号として出力する。

【0029】一方、115は、特徴抽出回路であり、当該画素が黒画素であるか否かの判定信号 $K1'$ 信号を発生する黒画素検出回路115-1、前記 $K1'$ 信号を入力し、 4×4 の画素ブロック内が黒画素エリアであるか否かの判定をする 4×4 エリア処理回路115-11、および当該画素が文字領域にあるか否かの判定信号 $K2'$ 信号を発生する文字領域検出回路115-2、そして前期記 $K2'$ 信号を入力し、 4×4 の画素ブロック内が文字領域であるか否かの判定をする 4×4 エリア処理回路115-21よりなる。

【0030】116は画像メモリであり、明度情報の符号である L -code信号、色度情報の符号である a -code信号、及び特徴抽出の結果である判定信号 K

標準として L^* , a^* , b^* 空間として規定される色度成分を表す信号であり、 L^* , a^* , b^* 信号は、次式で計算される。

【0025】

【数1】

【0027】

【数2】

1 および $K2$ 信号が蓄えられる。

【0031】141, 142, 143, 144は、それぞれマゼンタ(M), シアン(C), イエロ(Y), ブラック(Bk)用の濃度信号生成手段であり、ほぼ同じ構成をとる。従って、ここではマゼンタ用の濃度信号生成手段141について説明する。他の濃度信号生成手段142~144は、対象とする色が異なるだけである。

【0032】117は明度情報の復号化器であり画像メモリ116より読み出された L -code信号により 4×4 の L^* 信号に復号する。また、118は色度情報の復号化器であり、画像メモリ116より読み出された a -code信号により 4×4 の a^* 信号および b^* 信号に復号する。

【0033】119は色空間変換器であり、復号された 4×4 画素ブロック内の L^* , a^* , b^* 信号に基づいてトナー現像色であるマゼンタM信号(4×4 のマゼンタ信号)を生成する。尚、他の色空間変換器119', 119'', 119'''は、それぞれシアンC信号、イエローY信号、そして、ブラックBk信号を生成することになる。

【0034】120は濃度変換手段であり、色空間変換器119からのマゼンタ信号の濃度レベルを変換する。実施例では、ROMまたはRAMのルックアップテーブルで構成した。

【0035】121は、空間フィルタであり、出力画像の空間周波数の補正をおこなう。

【0036】122は、画素補正手段であり、復号化された画像データの補正（スキャナの感度特性等を考慮した補正等）を行うもので、やはりROMやRAM等によるルックアップテーブルで構成した。

【0037】〔拡大処理の説明〕拡大処理を行う第1のモードでは、符号化（圧縮）処理の前段階で変倍処理を行う。その為、前述の表1に示したようにOE1、OE3、OE6の3つの信号にはそれぞれ論理レベル“0”がセットされ、OE2、OE4、OE5の3つの信号にはそれぞれ論理レベル“1”がセットされる。これによって、トライステートゲートのうち、151、153、156のみが有効になり、152、154、155は無効になる。

【0038】この結果、遅延素子110、11で同期合わせされたR、G、Bの入力画像信号はまず、トライステートゲート151を経て変倍処理回路157、158、159によって主走査方向の拡大が行われる。尚、画像の副走査方向の変倍処理は、原稿のスキャン速度（ミラーユニット210の移動速度）を制御することで行う。これによって図4に示すような変倍結果を得ることが可能になる。例えば、等倍処理時のスキャン速度の半分で原稿をスキャンすれば、副走査方向に2倍の画像を得ることができる。

【0039】また、変倍処理そのものは、特願平1-199344号として提案しているもので、ここでの説明は割愛する。

【0040】さて、拡大処理されたR、G、Bの各画像信号は、トライステートゲート153を経て、色空間変換器112及び特徴抽出回路115に送られる。

【0041】符号化器113、114を経て符号化された画像符号L-code、a-b-code信号及び、特徴抽出回路115で抽出された特徴信号K₁、K₂信号はメモリ116に送られ、保持される。

【0042】メモリから読み出された信号は、それぞれマゼンタ（M）、シアン（C）、イエロー（Y）、ブラック（Bk）用の濃度情報復号化器によって濃度画像信号として復号化（伸張）され、トライステートゲート156を経て、それぞれマゼンタ（M）、シアン（C）、イエロー（Y）及びブラック（Bk）のレーザドライバへ送られる。

【0043】〔縮小処理の説明〕縮小処理を行う第2モードでは、符号化器（圧縮）処理の前後段階で主走査方向の変倍処理が行われる。但し、副走査方向の縮小処理は原稿読み取りのスキャン速度を早くすることで行われ

る。

【0044】そして、表1に示す様に、OE2、OE4、OE5の3つの信号にはそれぞれ論理レベル“0”をセットし、OE1、OE3、OE6の3つの信号にはそれぞれ論理レベル“1”をセットする。これにより、トライステートゲートのうち、152、154、155のみが有効になり、151、153、156が無効になる。

【0045】この結果、遅延素子110、111で同期合わせされたR、G、Bの入力画像信号はまず、トライステートゲート152を経て、色空間変換器112及び特徴抽出回路115に送られる。

【0046】符号化器113、114を経て符号化された画像符号L-code、a-b-code信号及び、特徴抽出回路115で抽出された特徴信号K₁、K₂信号はメモリ116に送られ、保持される。

【0047】メモリから読み出された信号は、それぞれマゼンタ（M）、シアン（C）、イエロー（Y）、ブラック（Bk）用の濃度情報復号化器によって濃度画像信号として復号化（伸張）され、トライステートゲート156を経て、変倍処理回路157、158、159、160で縮小処理される。そして、それら縮小処理されたマゼンタ（M）、シアン（C）、イエロー（Y）及びブラック（Bk）のレーザドライバへ送られる。尚、この縮小処理自身も特願平1-199344号で既に提案しているもので、その詳細は省略する。

【0048】〔明度成分符号化器113の説明〕次に、実施例における明度情報符号化器113のブロック構成を図13、そのタイミングチャートを図34に示す。そして、図14に、明度情報符号化の概念図を示す。

【0049】ここで、画像データの符号化（圧縮）は、図26に示される様に主走査4画素×副走査4ラインの計16画素を1ブロック単位として処理される。ここで、XPHSは主走査位置を示す2ビットの信号であり、0、1、2、3、0、1…というように不図示の画素クロックに同期してカウントアップされる。また、YPHSは副走査位置を示す2ビットの信号であり、やはり0、1、2、3の値を取る。これらXPHS及びYPHS信号は、図13に示される回路で、4×4の画素ブロックを切り出すのに使用される。

【0050】先ず、明度情報符号化の概念を図14を用いて説明する。4×4の画素ブロックに切り出された明度情報を符号71101に示すように、X_{ij}（但し、i、j=1、2、3、4）としたときに、これに対し、（3）式に示す4×4のアダマール変換を施し、符号71102に示すY_{ij}（i、j=1、2、3、4）を得る。アダマール変換は、直交変換の一種であり、4×4のデータを2次元ウォルシュ関数で展開するものであり、フーリエ変換によって時間領域もしくは空間領域の信号を周波数領域もしくは空間周波数領域に変換するの

10

20

30

40

50

に相当する。即ち、アダマール変換後の行列 Y_{ij} ($i, j = 1, 2, 3, 4$) は、入力信号の行列 X_{ij} ($i, j = 1, 2, 3, 4$) のもつ空間周波数の各成分に相当す

$$\begin{bmatrix} Y_{11} & Y_{12} & Y_{13} & Y_{14} \\ Y_{21} & Y_{22} & Y_{23} & Y_{24} \\ Y_{31} & Y_{32} & Y_{33} & Y_{34} \\ Y_{41} & Y_{42} & Y_{43} & Y_{44} \end{bmatrix} = (1/4) \cdot H^T \cdot \begin{bmatrix} X_{11} & X_{12} & X_{13} & X_{14} \\ X_{21} & X_{22} & X_{23} & X_{24} \\ X_{31} & X_{32} & X_{33} & X_{34} \\ X_{41} & X_{42} & X_{43} & X_{44} \end{bmatrix} \cdot H \quad \dots(3)$$

但し、 H は 4×4 のアダマール行列であり、

$$H = \begin{bmatrix} 1 & 1 & 1 & 1 \\ 1 & 1 & -1 & -1 \\ 1 & -1 & -1 & 1 \\ 1 & -1 & 1 & 1 \end{bmatrix}$$

H^T は H の転置行列である。

ここで、2次元のフーリエ変換の場合と同様に、このアダマール変換の出力 Y_{ij} ($i, j = 1, 2, 3, 4$) においては、 i の値(即ち行位置)が大きくなればなるほど副走査方向の高い周波数の成分が配置され、 j の値(即ち列位置)が大きくなればなるほど主走査方向の高い空間周波数の成分が配置され、特に、 $i = j = 1$ の場合、 $Y_{11} = (1/4) \sum X_{ij}$ となり、入力データ X_{ij} ($i, j = 1, 2, 3, 4$)の直流成分すなわち平均値に相当する信号(厳密には平均値の4倍の値の信号)が出力される。

【0052】更に、一般的に読み込まれた画像は、CCD等の読み取りセンサの読み取り解像力や光学系の透過特性などによって、高い空間周波数成分のものが少ないことが言われている。この特性を利用して、アダマール変換後の信号 Y_{ij} ($i, j = 1, 2, 3, 4$)である符号71102内のデータをスカラー量子化し、 Z_{ij} ($i, j = 1, 2, 3, 4$)を得る。

【0053】符号71105に X_{ij} ($i, j = 1, 2, 3, 4$)の各要素のビット数を、符号71106に符号

る信号となる。

【0051】

【数3】

$$\begin{bmatrix} X_{11} & X_{12} & X_{13} & X_{14} \\ X_{21} & X_{22} & X_{23} & X_{24} \\ X_{31} & X_{32} & X_{33} & X_{34} \\ X_{41} & X_{42} & X_{43} & X_{44} \end{bmatrix} \cdot H \quad \dots(3)$$

71102で示される Y_{ij} ($i, j = 1, 2, 3, 4$)のビット数、符号71107に符号71103で示される Z_{ij} ($i, j = 1, 2, 3, 4$)の各要素のビット数を示す。これに示す様に Y_{11} 、即ち直流成分を最も多い8ビットの量子化の Z_{11} とし、各 Y_{ij} を空間周波数の高いほど少ないビット数で量子化する。更に、符号71103の Z_{ij} ($i, j = 1, 2, 3, 4$)の16個の要素を、符号71104に示す様に、直流成分および4つの交流成分にグループ化する。即ち、表2の如く、AVEに直流成分として Z_{11} を割り当て、L1に主走査交流成分として Z_{12}, Z_{13}, Z_{14} をグループ化して割り当て、L2に副走査交流成分として Z_{21}, Z_{31}, Z_{41} をグループ化し割り当て、Mに主走査および副走査の中域交流成分として、 $Z_{22}, Z_{23}, Z_{32}, Z_{33}$ をグループ化し割り当て、Hに主走査および副走査の高域成分として $Z_{34}, Z_{44}, Z_{42}, Z_{43}, Z_{44}$ をグループ化し割り当てる。

【0054】

【表2】

AVE	直流成分 (平均値)	Z11
L1	主走査交流成分	Z12, Z13, Z14
L2	副走査交流成分	Z21, Z31, Z41
M	主副中域交流成分	Z22, Z23, Z32, Z33
H	主副高域交流成分	Z24, Z34, Z42, Z43, Z44

さて、図13において、701、702、703はライ

ンメモリであり、それぞれ画像データを1ライン遅延さ

せる。そして、所定のクロックに同期してその保持内容がシフト出力される。704は、アダマール変換回路であり、先に説明した(3)式で示される変換を行う。即ち、図34に示される様に、CLK信号とXPHS信号に同期して、アダマール変換回路704の入力端子X1にX11, X12, X13, X14信号が順次入力され、入力端子X2にX21, X22, X23, X24信号が、入力端子X3にX31, X32, X33, X34信号が、そして入力端子X4にX41, X42, X43, X44信号が順次入力される。アダマール変換された信号は、CLK信号8パルス分遅延されて、出力単位Y1からY11, Y12, Y13, Y14が順次出力され、同様に出力端子Y2からY21, Y22, Y23, Y24が、出力単位Y3からY31, Y32, Y33, Y34が、そして出力単位Y4からY41, Y42, Y43, Y44が順次出力される。705, 706, 707, 708はそれぞれルックアップテーブル(ROM)であり、図14で説明したスカラー量子化する。即ち、アダマール変換された出力を図14の符号71107に示すようなビット数に量子化する。ルックアップテーブル705, 706, 707, 708の各ROMのアドレスには、アダマール変換後の出力およびXPHS信号が入力される。内部には各アドレスに従ってスカラー量子化された結果が書き込まれているので、その出力端子からはアドレスで指定されたスカラー量が出力されることになる。709は、ベクトル量子化のためのグループ化を行う回路であり、その詳細なブロック構成は図15及び図16に示す通りである。

【0055】図15及び図16において、符号71201~71216はそれぞれフリップフロップであり、CLK信号に同期した遅延を与える。従って、これらフリップフロップには図14の符号71103に示す4×4のブロック中の各データを保持し、その中から符号71104および表2に示すようなAVE, L1, L2, M, Hの各グループ分けられたデータが抽出される。71217~71221はそれぞれ入力端子A, Bのうちの一方を選択するためのセレクタであり、Sに“0”が入力されている場合には、Y出力にA入力の値が出力され、Sに“1”が入力されている場合には、Y出力にB入力の値が出力される。また、71222~71226はフリップフロップであり、CLK信号に同期した遅延

を与える。

【0056】XD0信号は、図34に示す様にCLK信号およびXPHS信号に同期し、XPHS信号が“0”の場合のみ“0”になり、それ以外では、“1”になる信号であり、結果的に、4×4のブロックごとに、表2に示した各グループごとのスカラー量子化結果がセレクタ71217~71220の出力がフリップフロップ71222~71226によりCLK信号の1パルス分の遅延され、各フリップフロップのQ出力より図34に示されるタイミングで出力される。更に、71227~71

231もフリップフロップであり、CLK4信号(CLK信号の1/4の周波数)の立ち上がりで入力データを保持し、図34に示すタイミングでAVE, L1, L2, M, Hの各信号が出力される。

【0057】再び図13に戻る。図示において、710, 711, 712, 713はルックアップテーブル(ROM)であり、それぞれグループ化回路709のL1, L2, M, Hより出力される信号を公知のベクトル量子化により量子化するものであり、それぞれ、L1のグループを9ビット、L2のグループを9ビット、Mのグループを8ビット、Hのグループを8ビットの量子化され、合計42ビットの信号がフリップフロップ714にてCLK4信号の立ち上がりで同期がとられ、図34に示すタイミングでL-codeとして出力される。

【0058】一方、図13における715はLGA IN算出器であり、A, B, C, Dの各入力端子には、アダマール変換回路704の各入力端子X1, X2, X3, X4と同様のタイミングで、4×4のブロック単位でL*信号が入力され、4×4ブロック内にて明度信号L*の振幅(最大値-最小値)であるLGA IN信号、L*が最大値をとる場合の位置(4×4画素ブロック内の座標)LMX、およびL*が最小値をとる場合の位置(4×4画素ブロック内の座標)LMNを算出して出力する。

【0059】図17及び図18にLGA IN算出器715のブロック図を示す。図示において、71301~71304はフリップフロップであり、入力データをCLK信号の立ち上がりで保持する。71305は副走査方向の最大値および最小値の検索回路であり、詳細は図19に示す通りである。

【0060】71401, 71402はセレクタであり、入力端子A, Bに供給された一方のデータを選択端子Sに供給された信号レベルに基づいて選択する。71403は比較器、71404はインバータである。もしA>Bであったならば、比較器71403の出力Yは“1”になり、セレクタ71401のY出力からはA信号が、セレクタ71402のY出力からはB信号が出力される。

【0061】一方A≤Bであったならば、比較器71403の出力Yは“0”になり、セレクタ71401のY出力からはB信号が、セレクタ71402のY出力からは、A信号が出力される。つまり、結果的には、比較器71401のY出力からはmax(A, B)の値が出力され、比較器71402のY出力からはmin(A, B)の値が出力される。

【0062】同様にして、セレクタ71405, 71406は供給された信号C(端子Aに供給される)、D(端子Bに供給される)において、もしC>Dであったならば、比較器71407の出力Yは“1”になり、セレクタ71405のY出力からはC信号が、セレクタ7

1406のY出力からは、D信号が出力される。一方C ≤ Dであったならば、比較器71407の出力Yは“0”になり、セクタ71405のY出力からはD信号が、セクタ71406のY出力からはC信号が出力される。従って、結果的には、比較器71405のY出力からは、max(C, D)の値が出力され、比較器71404のY出力からは、min(C, D)の値が出力される。

【0063】更に、セクタ71409の入力端子Aにはmax(A, B)、端子Bにはmax(C, D)が供給され、セクタ71411の入力端子Aにはmin(A, B)が、Bにはmin(C, D)が供給される。そして、比較器71410において、max(A, B)とmax(C, D)が比較される。そして、もし、max(A, B) > max(C, D)である場合には、比較器71410の出力は“1”となり、max(A, B)の値がセクタ71409のY出力より出力される。また、max(A, B) ≤ max(C, D)である場合には、比較器71410の出力“0”となることにより、max(C, D)の値がセクタ71409のY出力より出力される。従って、結果的にmax(A, B, C, D)の値がセクタ71409のY出力よりデータmaxとして出力される。更に、imx(0)およびimx(1)には、A, B, C, Dのいずれが最大値をとったかを示すコードが次の様に出力される。即ち、Aが最大値をとる時、imx(1) = 0かつimx(0) = 0、Bが最大値をとる時、imx(1) = 0かつimx(0) = 1、Cが最大値をとる時、imx(1) = 1かつimx(0) = 0、Dが最大値をとる時、imx(1) = 1かつimx(0) = 1となる。

【0064】同様に、セクタ71415及び比較器71416によって、セクタ71415からは入力されたA, B, C, Dのうちの最小の値であるmin(A, B, C, D)が出力されることになる。そして、比較器71416とセクタ71417によって、入力されたA, B, C, Dのどれが最小であったのかを示す信号imn(0), imn(1)が出力される。これらimn(0), min(1)と最小値となった画素位置との関係は次の通りである。

【0065】Aが最小値をとる時、imn(1) = 0かつimx(0) = 0、Bが最小値をとる時、imn(1) = 0かつimx(0) = 1、Cが最小値をとる時、imn(1) = 1かつimx(0) = 0、Dが最小値をとる時、imn(1) = 1かつimx(0) = 1となる。

【0066】以上の構成によって、図17及び図18における副走査方向の最大値/最小値検索回路の処理が実現する。

【0067】図17及び図18に戻って、71306～71313はそれぞれフリップフロップであり、副走査

方向の最大値/最小値検索回路71305の出力信号であるmax, min, imx, imnをそれぞれCLK信号の1パルス分だけの遅延を与える。換言すれば、これらフリップフロップ71306～71313には、4×4のブロックにおける縦4列分の最大及び最小値、更にはそれら最大値及び最小値の存在位置が保持されることになる。

【0068】ここで保持されたデータは、主走査方向最大値検索回路71314及び主走査方向最小値検索回路71315にそれぞれ供給され、最終的に4×4のブロック中の最大値maxとその存在値imx、最小値minとその存在位置inmが検出されることになる。

【0069】主走査方向最大値検索回路71314の詳細を図20に示す。基本的には、先に説明した副走査方向の最大値/最小値検索回路71305と同様であるが、この主走査方向最大値検索回路71314は入力された4つのmaxデータ中の最大のものの検出し、その主走査方向の位置データ4ビットを出力する処理を行う。

【0070】図示において、信号或いはデータAは、4×4ブロックの第1副走査列の最大値を示し、Bは第2副走査列、Cは第3副走査列、Dは第4副走査列の最大値を示している。また、iAは第1副走査列の最大値の所在を示す信号或いはデータであり、以下、iB, iC, iDの順に第2～第4副走査列の最大値の所在位置を示すデータである。

【0071】セクタ71501、比較器71502及びインバータ71503によって、入力されたA, Bの大きい方max(A, B)が選択され、セクタ71509及び比較器71510それぞれの入力端子Aに供給される。また、これと共にセクタ71504からは、max(A, B)で選択されたデータに対応するiA或いはiBの一方が選択され、セクタ71511の入力端子Aに供給する。例えば、セクタ71501において、データA(第1副走査列の最大値)が選択された場合には、その最大値の所在を示すデータiAが選択される。

【0072】一方、セクタ71505、71508、比較器71506及びインバータ71507でも同様の処理を行う。すなわち、セクタ71505からは第3、第4副走査列の最大値max(C, D)が選択出力され、セクタ71508からは入力C, Dのうち選択された方に対応するiC, iDの一方が選択され、出力される。

【0073】さて、セクタ71509及び比較器71510には、max(A, B)、max(C, D)が供給される。比較器71510では、max(A, B)とmax(C, D)と比較し、その比較結果(インバータ71512によって反転される)に基づいて、セクタ71509は大きい方が選択し出力する。

【0074】また、上記説明から明かなように、比較器

71510からは、結局、入力データ(A, B)と、入力データ(C, D)のいずれかを選択するかを示す信号が出力されることになる。セクタ71513の入力端子Aには、第1、第2の副走査列のいずれが選択されたかを示す1ビット信号が、入力端子Bには第3、第4の副走査列のいずれが選択されたかを示す1ビット信号が供給される。従って、セクタ71513の入力端子A, Bのいずれが選択されたかがわかれば、第1～第4の副走査方向のどれが選択されたかが判明する。これは、比較器71510の出力信号を調べれば判明する。

【0075】そこで、比較器71510の出力信号(正確にはインバータ71512の出力信号)と、それに基づいて選択されるセクタ71513からの信号によって、どの副走査列に最大となる値があったかを示す信号 $imx(1)$ 、 $imx(0)$ を生成する。また、実際の副走査方向の最大値の位置はセクタ71511から出力されるので、このセクタ71511からの出力を $imx(2)$ 、 $imx(3)$ として併用することで、 4×4 のブロック内の最大となる値の所在が特定できる。

【0076】尚、セクタ71509から出力されるデータと、その所在を示す $imx(0) \sim (3)$ との関係は、次の通りである。

【0077】Aが最大値をとる場合、 $imx(3 \sim 2) = iA \ \& \ imx(1) = 0 \ \& \ imx(0) = 0$
Bが最大値をとる場合、 $imx(3 \sim 2) = iB \ \& \ imx(1) = 0 \ \& \ imx(0) = 1$
Cが最大値をとる場合、 $imx(3 \sim 2) = iC \ \& \ imx(1) = 1 \ \& \ imx(0) = 0$
Dが最大値をとる場合、 $imx(3 \sim 2) = iD \ \& \ imx(1) = 1 \ \& \ imx(0) = 1$

但し、上述した様に、 $imx(0) \sim (3)$ は L^* 信号が 4×4 の画素ブロック中で最大値をとる位置(座標)を示す信号(下位2ビットは主走査方向、上位2ビットは副走査方向の位置を示す)となる。

【0078】一方、図17及び図18において、主走査方向の最小値検索回路71315の詳細は図21に示す通りである。基本的な考え方は、先の最大値検索回路71314と同じであるが、以下にそれを説明する。

【0079】図示において、信号或いはデータAは、 4×4 ブロックの第1副走査列の最小値を示し、Bは第2副走査列、Cは第3副走査列、Dは第4副走査列の最小値を示している。また、 iA は第1副走査列の最小値の所在を示す信号或いはデータであり、以下、 iB 、 iC 、 iD の順に第2～第4副走査列の最小値の所在位置を示すデータである。

【0080】セクタ71601、比較器71602によって、入力されたA, Bの小さい方 $\min(A, B)$ が選択され、セクタ71607及び比較器71608それぞれの入力端子Aに供給される。また、これと共にセクタ71503からは、 $\min(A, B)$ で選択さ

れたデータに対応する iA 或いは iB の一方が選択され、セクタ71609の入力端子Aに供給される。例えば、セクタ71601において、データA(第1副走査列の最小値)が選択された場合には、その最小値の所在を示すデータ iA が選択される。

【0081】一方、セクタ71604、71606及び比較器71605でも同様の処理を行う。すなわち、セクタ71604からは第3、第4副走査列の最小値 $\min(C, D)$ が選択出力され、セクタ71606からは入力C, Dのうち選択された方に対応する iC 、 iD の一方が選択され、出力される。

【0082】さて、セクタ71607及び比較器71608には、 $\min(A, B)$ 、 $\min(C, D)$ が供給される。比較器71608では、 $\min(A, B)$ と $\min(C, D)$ と比較し、その比較結果に基づいて、セクタ71607は小さい方を選択し出力する。

【0083】また、このとき、比較器71608からは、結局、入力データ(A, B)と、入力データ(C, D)のいずれかを選択したかを示す信号が出力されることになる。セクタ71610の入力端子Aには、第1、第2の副走査列のいずれが選択されたかを示す1ビット信号が、入力端子Bには第3、第4の副走査列のいずれが選択されたかを示す1ビット信号が供給される。従って、セクタ71610の入力端子A, Bのいずれが選択されたかがわかれば、第1～第4の副走査方向のどれが選択されたかが判明する。これは、比較器71608の出力信号を調べれば判明する。

【0084】そこで、比較器71608の出力信号と、それに基づいて選択されるセクタ71610からの信号によって、どの副走査列に最小となる値があったかを示す信号 $imn(1)$ 、 $imn(0)$ を生成する。また、実際の副走査方向の最小値の位置はセクタ71609から出力されるので、このセクタ71609からの出力を $imn(2)$ 、 $imn(3)$ として併用することで、 4×4 のブロック内の最小となる値の所在が特定できる。

【0085】尚、セクタ71607から出力されるデータと、その所在を示す $imn(0) \sim (3)$ との関係は、次の通りである。

【0086】Aが最大値をとる場合、 $imn(3 \sim 2) = iA \ \& \ imn(1) = 0 \ \& \ imn(0) = 0$
Bが最大値をとる場合、 $imn(3 \sim 2) = iB \ \& \ imn(1) = 0 \ \& \ imn(0) = 1$
Cが最大値をとる場合、 $imn(3 \sim 2) = iC \ \& \ imn(1) = 1 \ \& \ imn(0) = 0$
Dが最大値をとる場合、 $imn(3 \sim 2) = iD \ \& \ imn(1) = 1 \ \& \ imn(0) = 1$

但し、上述した様に、 $imn(0) \sim (3)$ は L^* 信号が 4×4 の画素ブロック中で最小値をとる位置(座標)を示す信号(下位2ビットは主走査方向、上位2ビットは

副走査方向の位置を示す)となる。

【0087】図17及び図18に戻って、最大値検索回路71314からは、 4×4 のブロック中の最大値maxとその存在位置imxが出力され、最小値検索回路71315からは 4×4 ブロック中のL*最小値minとその存在位置imnが出力されることになる。

【0088】減算器71316は、 4×4 のL*信号の最大値maxと最小値minとを入力し、最大値maxから最小値minを減じた値を出力する。71317～71319はセレクタ、71320～71322はフリップフロップである。また、XD1信号は図34に示される様に、XPHS信号およびCLK信号に同期して、XPHS信号の値(0～3の値を取る)が“1”であるときのみに論理レベル“0”であり、それ以外では論理レベル“1”であるような信号であり、 4×4 の画素ブロックでL*信号の最大値-最小値であるLGA IN信号、L*信号が最大値をとる場合の 4×4 ブロック内の位置(座標)を示すLMX信号、L*信号が最小値をとる場合の 4×4 ブロック内の位置(座標)を示すLMN信号を、図34に示すタイミングで出力する。

【0089】図13に戻って、上記処理によって得られたLGA IN信号は比較器716の入力端子Aに供給され、またその入力端子Bには、図示されないCPUからの信号(ある定数)が入力される。

【0090】もし、比較器716で $A > B$ ならば、716からの出力LFLGは“1”となり、 $A < B$ ならば“0”となる。このLFLG信号は、図1の色度情報符号化器114の内部の後述する量子化回路(図22の符号7208)の判定信号として入力される。

【0091】【色度成分符号化器114の説明】図22に色度情報の符号化器114のブロック図を、図35にそのタイミングチャートを示す。

【0092】図22において、7201、7202、7203は1ラインの遅延を与えるラインメモリであり、色度情報の内、a*信号を 4×4 の画素ブロックで処理するためのものである。7204は、a*信号の4量子化回路である。同様に、7205、7206、7207は、1ラインの遅延を与えるラインメモリであり色度情報の内、b*信号を 4×4 の画素ブロックで処理するためのものである。7208は7204と同様の回路であり、b*信号の量子化回路である。量子化器7204及び7208それぞれの出力信号a_{mean}、a_{gain}、b_{mean}、b_{gain}は統合されて、a-b-codeとして出力される。ここでa_{mean}信号はa*の直流成分、a_{gain}信号はa*の交流成分、b_{mean}信号はb*の直流成分、b_{gain}はb*の交流成分をそれぞれ示している。

【0093】図23、24及び25に、a*量子化器7204のブロック図を示す。但し、a*量子化器7204とb*量子化器7208は共に同じ構成であるので、b*量子化器7208の説明は省略する。

【0094】図23及び図24において、72101～72124はフリップフロップであり、それぞれCLK信号の立ち上がり同期した遅延を与え、明度情報符号化器との同期合わせを行う。72115および72116は4入力1出力のセレクタであり、s入力(2ビット)の値が“0”の場合にY出力としてA入力の値を出力し、s入力の値が“1”場合にB入力を出力する。また、s入力の値が“2”の場合にはC入力の値をY出力端子に出力し、s入力の値が“3”の場合にはD入力の値をY出力端子から出力する。

【0095】ここで、セレクタ72115のs入力には、LMX信号の上位2ビットが入力され、セレクタ72116のs入力には、LMN信号の上位2ビットが入力される。

【0096】また、72117～72128はフリップフロップであり、それぞれCLK信号の立ち上がり同期した遅延を与える。72129、72130は、72115、72116と同様の4入力1出力のセレクタである。セレクタ72129のs入力には同期のとられたLMX信号の下位2ビットが入力され、セレクタ72130のs入力には同期のとられたLMN信号の下位2ビットが入力される。

【0097】この結果、 4×4 の画素ブロック内でL*信号が最大値をとる位置(座標)でのa*値(b*量子化器7208の場合にはb*値)がMXとして出力され、 4×4 の画素ブロック内でL*信号が最小値をとる位置(座標)でのa*値(b*量子化器7208の場合にはb*値)がMNとして出力される。

【0098】一方、72131は平均値算出器であり、A、B、C、Dの4入力の平均値 $(A+B+C+D)/4$ を出力する。72132～72135はフリップフロップであり、それぞれCLK信号の立ち上がり同期した遅延を与える。72136は、72131と同様な平均値算出器であり、A、B、C、Dの4入力の平均値 $(A+B+C+D)/4$ を出力する。

【0099】この結果、 4×4 の画素ブロック内でのa*値(b*量子化器7208の場合にはb*値)の平均値がMEとして出力される。

【0100】また、72137～72140はフリップフロップであり、それぞれCLK信号の立ち上がり同期した遅延を与え、LGA IN信号を、MX、MN、MEの各信号と同期をとり、LG信号として出力される。

【0101】更に、図25に移り、上記回路構成で得られたMX、MN、ME、LGの各信号は、フリップフロップ72141～72144でCLK信号の立ち上がりで同期がとられる。減算器72145はMXの値からMNの値を減ずることで、 4×4 の画素ブロック内で、L*信号が最大値をとる位置及びL*信号が最小値をとる位置でのa*信号(b*量子化器7208の場合にはb*信号)の差分値を算出する。更に、72146、7215

0, 72151はフリップフロップであり、減算器72145で算出された差分値は、フリップフロップ72146を経てルックアップテーブルROM72417のA15~A8のアドレスに入力される。また、LG信号は、フリップフロップ72144, 72151を経て、ルックアップテーブルROM72417のA7~A0のアドレスに入力され、ルックアップテーブルROM72147のA16のアドレスには、LFLG信号が入力される。

【0102】このルックアップテーブルROM72147には、4×4画素ブロック内でのa'信号(b'量子化器7208の場合にはb'信号)の交流成分の振幅の、L'信号の交流成分の振幅に対する比(MX-N)/LGの値を、LFLG信号が“1”のときには4ビットに量子化したもの、また“0”のときには2ビットに量子化したものが予め書き込まれており、データとして出力される。

【0103】同様に、ルックアップテーブルROM72158には、4×4画素ブロック内のa'信号(b'量子化器7208の場合にはb'信号)の平均値MEの値を、LFLG信号が“1”のときには6ビットに量子化したもの、また“0”のときには8ビットのままのものが

【0104】ルックアップテーブルROM72147, 72158のデータは、経験的に得られた画像データの頻度分布に従う。例えば、LFLG信号が、“1”のときのルックアップテーブルROM72158の振幅比のデータは図38のような特性を持つ、非線形なデータが書き込まれる。

【0105】72148, 72152は2入力1出力のセクタ、72149, 72153~72157はフリップフロップであり、結果的に図35に示される様なタイミングでgain信号およびmean信号が出力される。

【0106】[装置動作のタイミングチャートの説明] 図31に本実施例における装置タイミングチャートを示す。START信号は、本実施例における原稿読み取り動作開始を示す信号である。WPE信号は、イメージキャナが原稿を読み取り符号化処理及びメモリ書き込みを行う区間である。ITOP信号は、プリント動作開始を示す信号である。また、MPE信号は、図3におけるマゼンタ半導体レーザー216を駆動する区間信号である。同様に、CPE信号はシアン半導体レーザー215を駆動する区間信号、YPE信号はイエロー半導体レーザー214を駆動する区間信号、BPE信号はブラック半導体レーザー213を駆動する区間信号である。

【0107】図31に示す様に、CPE信号、YPE信号、BPE信号はそれぞれMPE信号に対してt1, t2, t3だけ遅延されており、これは図3のd1, d2, d3に対し、 $t1 = d1 / v$, $t2 = d2 / v$, $t3 = d3 / v$, (vは用紙の送り速度)なる関係を持つ

ように制御される。

【0108】HSYNC信号は主走査同期信号、CLK信号は画素同期信号である。YPHS信号は、2ビットの副走査カウンタのカウント値であり、XPHS信号は、2ビットの主走査カウンタのカウント値であり、図30に示す様に、インバータ1001、2ビットカウンタ1002および1003による回路で発生される。

【0109】BLK信号は4×4画素ブロック単位の同期信号であり、BDATAで示されるタイミングで4×4のブロック単位に処理がなされる。

【0110】[エリア処理の説明] 図29に、4×4エリア処理回路のブロック図を示す(図1、図2における符号115-11, 115-21)。図中、CLKは画素同期信号、HSYNCは主走査同期信号である。901, 902, 903は、1ラインの遅延を与えるラインメモリであり、X1, X2, X3の各信号は、入力信号Xに対してそれぞれ副走査方向に1ライン、2ライン、3ライン遅延された信号を示している。904は加算器であり、結果として2値信号Xの副走査方向4画素に対応するX, X1, X2, X3の中で“1”であるものの数をカウントする。

【0111】また、904~908はフリップフロップであって、909はこれらフリップフロップ904~908によってラッチされた信号の合計、すなわち、4×4のブロック中の“1”となっている総数を求めている。

【0112】910は2入力1出力のセクタ、911はNORゲート、912はフリップフロップであり、XPHS(0)とXPHS(1)により生成されたBLK信号に同期して4×4ブロック単位で、カウントされたX=“1”である画素数C1が算出され、レジスタ913に予めセットされている比較値C2と比較され、C1<C2の場合のみに出力Yは“1”となり、そうでない場合には、“0”となり、図31のBDATAに示されるタイミングで出力される。

【0113】ここで、特徴的なことは、符号化によって得られた画像符号L-code, a-b-code信号と、特徴抽出回路によって抽出された特徴信号K1, K2が図26に示す4×4のブロック単位で1対1に対応していることである。

【0114】即ち、4×4の各画素ブロック単位に、画像符号と特徴信号を抽出し、メモリの同一アドレスまたは、同一アドレスより算出されるアドレスに格納し、読出し場合においてもそれぞれ対応して読み出すことができる。

【0115】即ち、画像情報と特徴(属性)情報とを対応させてメモリの同一アドレスまたは、同一アドレスより算出されるアドレスに格納することで、たとえば、メモリの書き込み及び読出し制御回路の共通化・簡略化が可能であり、また、メモリ上で変倍/回転等の編集処理

を行う場合にも簡単な処理で行うことができ、システムの最適化をおこなうことができる。

【0116】図32に、文字画素検出に関して、具体的なエリア処理の例を示す。例えば、1201に示す様な原稿に対し、1201-1に示す部分について、各画素について文字画素か否かの判定結果が1202の如く

“○”で示される画素で $K1' = 1$ 、それ以外の画素で $K1' = 0$ と判定されたとする。

【0117】エリア処理回路115-11では、図29に示す様な処理をすることにより、例えば、 $C2 = 4$ を10
セットすることで、 4×4 ブロックに対応し、1203に示す様なノイズ（雑音）の軽減された信号 $K1$ を得ることができる。

【0118】同様にして、黒画素検出回路の判定結果 $K2'$ についても同様の回路（図1、図2の115-2

$$\begin{bmatrix} X_{11} & X_{12} & X_{13} & X_{14} \\ X_{21} & X_{22} & X_{23} & X_{24} \\ X_{31} & X_{32} & X_{33} & X_{34} \\ X_{41} & X_{42} & X_{43} & X_{44} \end{bmatrix} = (1/4) \cdot H \cdot \begin{bmatrix} Y_{11} & Y_{12} & Y_{13} & Y_{14} \\ Y_{21} & Y_{22} & Y_{23} & Y_{24} \\ Y_{31} & Y_{32} & Y_{33} & Y_{34} \\ Y_{41} & Y_{42} & Y_{43} & Y_{44} \end{bmatrix} \cdot H^T$$

... (4)

但し、 H は 4×4 のアダマール行列であり、

$$H = \begin{bmatrix} 1 & 1 & 1 & 1 \\ 1 & 1 & -1 & -1 \\ 1 & -1 & -1 & 1 \\ 1 & -1 & 1 & -1 \end{bmatrix}$$

一方、アダマール変換および逆アダマール変換は線形演算であり、行列 X のアダマール変換または逆アダマール変換を $H(X)$ と表現する場合、一般に次式(5)が成

$$H(X_1 + X_2 + \dots + X_n) = H(X_1) + H(X_2) + \dots + H(X_n)$$

... (5)

この性質を利用して、逆アダマール変換を、明度情報符号化器で定義した各周波数帯域に分解して、それぞれ並列に行う。

【0124】ここで、 $L1$ の符号によって復号化されたデータマトリクスを Y_{L1} 、 $L2$ の符号によって復号化されたデータマトリクスを Y_{L2} 、 M の符号によって復号化

$$H(Y_{L1} + Y_{L2} + Y_M + Y_B) = H(Y_{L1}) + H(Y_{L2}) + H(Y_M) + H(Y_B)$$

... (6)

さて、図36において、1601~1604はルックアップテーブルROMである。ルックアップテーブル1601のアドレスの下位に $L1$ の符号、ルックアップテーブル1602には $L2$ の符号、1603には M の符号、1604には H の符号が入力される。各ルックアップテーブルには符号化の処理と逆アダマール変換の処理を予め算出したものを各ROMに保持してある。

1)で処理することにより、 4×4 ブロックに対応した信号 $K2$ を得ることができる。

【0119】[明度成分復号化器117の説明]次に実施例における明度成分復号化器117について説明する。但し、その他の明度成分復号化器117', 117'', 117'''についても同様である。

【0120】図36に、明度成分復号化器117のブロック図を示す。

【0121】明度情報の復号化は、画像メモリ116より読み出された L -codeにより、復号化したデータを逆アダマール変換することによって L' 信号を復号化する。逆アダマール変換は、(3)式で示したアダマール変換の逆変換であり、次式(4)で定義される。

【0122】

【数4】

$$\begin{bmatrix} Y_{11} & Y_{12} & Y_{13} & Y_{14} \\ Y_{21} & Y_{22} & Y_{23} & Y_{24} \\ Y_{31} & Y_{32} & Y_{33} & Y_{34} \\ Y_{41} & Y_{42} & Y_{43} & Y_{44} \end{bmatrix} \cdot H^T$$

り立つ。

【0123】

【数5】

されたデータマトリクスを Y_M 、 H の符号によって復号化されたデータマトリクスを Y_B とするととき次式(6)が成立する。

【0125】

【数6】

【0126】一方、各ルックアップテーブルROMのそれぞれアドレスの上位4ビットには、 $XPHS$ および $YPHS$ が入力され、各 4×4 の画素ブロックでの位置（座標）での位置における逆アダマール変換後の値を出力する様に、各ROMにはデータが書き込んである。

【0127】加算器1605は上記(6)式に相当する加算を行う部分であり、各周波数成分($L1$, $L2$,

M, H)での逆アダマール変換の結果を加算する部分である。加算した結果、L*信号の4×4の画素ブロック内での交流成分を得、フリップフロップ1606を経てL*の交流成分LACとして出力する。

【0128】もし、この方式を用いずに一括して復号化する場合には、合計34ビットの符号と4ビットの座標位置(XPHS, YPHS)の合計36ビットのアドレス空間(64ギガバイト)のルックアップテーブルが必要になり、論理的には実現できても非現実的である。この方式を用いることにより、多くとも13ビットのアドレス空間(8キロバイト)のROMを数個用意すればよく、構成が簡単になる。また、符号長を変更する場合にも対応が容易である。

【0129】1607は加算器であり、L*信号の4×4ブロック内平均値AVEと加算することで復号化後のL*信号を得、フリップフロップ1608でCLK信号の立ち上がりに同期されて出力される。

【0130】【色度成分復号化器118の説明】図37に明度成分復号化器118(図1及び図2参照)のブロック図を示す。但し、その他の明度成分復号化器11

8', 118'', 118'''についても同様である。
【0131】先ず、画像メモリ116より読み出されたa-b-c-o-d-e信号は、フリップフロップ1701でCLK信号の立ち上がりで同期をとられ、図22に示されている様に、a-c-o-d-e, b-c-o-d-eに分解され、

$$\begin{bmatrix} R \\ G \\ B \end{bmatrix} = \begin{bmatrix} \beta_{17}' & \beta_{12}' & \beta_{13}' \\ \beta_{21}' & \beta_{22}' & \beta_{23}' \\ \beta_{31}' & \beta_{32}' & \beta_{33}' \end{bmatrix} \begin{bmatrix} X \\ Y \\ Z \end{bmatrix} \quad \dots(7)$$

30

ただし、

$$\begin{bmatrix} X \\ Y \\ Z \end{bmatrix} = \begin{bmatrix} x^3 \cdot x_0 \\ y^3 \cdot y_0 \\ z^3 \cdot z_0 \end{bmatrix} \quad \dots(8)$$

【数8】

【数9】

$$\begin{bmatrix} x \\ y \\ z \end{bmatrix} = \begin{bmatrix} a_{11}' & a_{12}' & a_{13}' \\ a_{21}' & a_{22}' & a_{23}' \\ a_{31}' & a_{32}' & a_{33}' \end{bmatrix} \begin{bmatrix} L^* - a_{14} \\ a^* - a_{24} \\ b^* - a_{34} \end{bmatrix} \quad \dots(9)$$

【 a_{ij}' 】($i, j=1, 2, 3$)は、(1)式中の【 a_{ij} 】($i, j=1, 2, 3$)の逆行列

【 β_{ij}' 】($i, j=1, 2, 3$)は、(2)式中の【 β_{ij} 】($i, j=1, 2, 3$)の逆行列

$$M_1 = -\log_{10} G$$

$$C_1 = -\log_{10} R$$

$$Y_1 = -\log_{10} B$$

更に、again, amean, bgain, bmeanに分解される。

1702は乗算器であり、4×4画素ブロック内でのa*信号の振幅に対するL*信号の振幅の比であるagain信号に明度情報L*の交流成分を乗じる。加算器1704では乗算器1702からの出力信号とa*信号の直流分であるamean信号を加算することでa*信号を復号化し、フリップフロップ1706でCLK信号の立ち上がりで同期がとられて出力される。

【0132】同様に、乗算器1703では、4×4画素ブロック内でのb*信号の振幅に対するL*信号の振幅の比であるbgain信号に明度情報L*の交流成分を乗じる。そして、その結果とb*信号の直流分であるbmean信号を加算器1705で加算してb*信号を復号化する。復号化されたb*信号はフリップフロップ1707でCLK信号の立ち上がりで同期がとられ、出力される。

【0133】【色空間変換器119(119', 119'', 119''')】図11に色空間変換器119のブロック構成を示す。但し、その他の色空間変換器119', 119'', 119'''についても同様である。

【0134】501はL*, a*, b*信号をR, G, B信号に変換する手段であり、次式により変換が行われる。

【0135】

【数7】

502, 503, 504はそれぞれ輝度/濃度変換器であり、次式(10)の様な変換が行われる。

【0136】

【数10】

$$\dots (10)$$

503は黒抽出回路であり、

$$Bk_1 = \min(M_1, C_1, Y_1) \quad \dots (11)$$

の様に黒信号 Bk_1 が生成される。504~507はそれぞれ乗算器であり、 C_1 , M_1 , Y_1 , Bk_1 の各信号に所定の係数 a_1 , a_2 , a_3 , a_4 が乗ぜられた後に、加算器508において加算され、次式(12)に示

$$(出力C, M, Y, or Bk) = a_1 M_1 + a_2 C_1 + a_3 Y_1 + a_4 Bk_1 \quad \dots (12)$$

509~513はレジスタであって、上述した係数 a_{11} , a_{21} , a_{31} , a_{41} , 0 がセットされている。ただし、これら各係数は各色成分の色空間変換器119', 119'', 119'''毎に異なる。具体的には図12に示す如くであり、色空間変換器119'におけるその係数は a_{12} , a_{22} , a_{32} , a_{42} , 0 で、色空間変換器119''のそれは a_{13} , a_{23} , a_{33} , a_{43} , 0、色空間変換器119'''のそれは a_{14} , a_{24} , a_{34} , a_{44} , a_{14}' がセットされている。

【0138】531~533はゲート回路、530は2

$$\begin{bmatrix} M \\ C \\ Y \\ Bk \end{bmatrix} = \begin{bmatrix} a_{11} & a_{21} & a_{31} & a_{41} \\ a_{12} & a_{22} & a_{32} & a_{42} \\ a_{13} & a_{23} & a_{33} & a_{43} \\ a_{14} & a_{24} & a_{34} & a_{44} \end{bmatrix} \begin{bmatrix} M_1 \\ C_1 \\ Y_1 \\ Bk_1 \end{bmatrix} \quad \dots (13)$$

【数14】

$$\begin{bmatrix} M \\ C \\ Y \\ Kk \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ a_{14}' & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} M_1 \\ C_1 \\ Y_1 \\ Bk_1 \end{bmatrix} \quad \dots (14)$$

即ち、黒文字領域では、(14)式に示す様に黒(Bk)単色で出力することで色ずれのない出力を得ることができる。一方、黒文字領域以外では、(13)式に示す様に、 M , C , Y , Bk の4色で出力することになるが、(13)式の演算によってCCDセンサで読み込まれたR, G, B信号に基づいた M_1 , C_1 , Y_1 , Bk_1 信号をトナーの分光分布特性に基づいた M , C , Y , Bk 信号に補正して出力する。

【0140】[空間フィルタの説明]図27に、空間フィルタ121のブロック構成を示す。但し、その他の空間フィルタ121', 121'', 121'''についても同様である。

【0141】図中、801, 802は1ライン分の遅延を与えるためのラインメモリ、803~809はフリップフロップであり1画素の遅延を与える。810, 811は加算器、812, 813, 814はそれぞれ乗算器であり、係数 b_1 , b_0 , b_2 が乗ぜられ、加算器815によって和積演算がなされる。

【0142】一方、816~821はそれぞれレジスタ

【数11】

す和積演算が行われる。

【0137】

【数12】

入力1出力のセクタ回路、520はNANDゲート回路であり、結果的に、黒画素判定信号 K_1 と文字領域判定信号 K_2 の論理積により、当該画素が黒文字領域であるか否かの判定により、図12に示すが如くに a_1 , a_2 , a_3 , a_4 の値が選ばれ、黒文字領域でない場合は次式(13)の処理が行われ、黒文字領域である場合には、(14)式の処理が行われる。

【0139】

【数13】

であり、これらには予め b_{11} , b_{12} , b_{01} , b_{02} , b_2 , b_{21} , b_{22} なる値が保持させておく、セクタ822, 823, 824は文字判定信号 K_2 に従って自身に入力された2つのうち1つを選択し、 b_1 , b_0 , b_2 として出力する。

【0143】図28に文字判定信号 K_2 と b_0 , b_1 , b_2 の値との関係を示す。

【0144】例えば、 $b_{01} = 4/8$, $b_{11} = 1/8$, $b_{21} = 1/8$, $b_{02} = 12/8$, $b_{12} = -1/8$, $b_{22} = -1/8$ なる値を、予めレジスタ816, 817, 818, 819, 820, 821にセットしておいた場合、図28の様に、 $K_2 = 0$ すなわち非文字部分においては、スムージングフィルタを形成し画像中の高周波成分の雑音を除去することができる。一方、 $K_2 = 1$ 、即ち文字部分においては、エッジ強調を形成し文字部分の先鋭さを補正することができる。

【0145】[画素補正手段]図5及び図6に画素補正手段のブロック図を示す。図中、CLKは画素同期信号であり、HSYNCは水平同期信号である。図示におい

て、401及び402は1ライン分の遅延を与えるラインメモリ、403～411はフリップフロップであり、それぞれ1画素の遅延を与える。結果的に、図10に示される様に、当該注目画素X22を中心として8近傍の周辺画素X11、X12、X13、X21、X23、X31、X32、X33を出力する。

【0146】411～414は、画素エッジ検出回路であり、図9に示される様に、A、B、Cの3入力に対して、 $|A-2B+C|/2$ なる値を出力する。4つの画素エッジ検出回路のB入力には、全て当該注目画素X22が入力されている。

【0147】エッジ検出回路411のA入力とC入力にはそれぞれX12とX32が入力され、結果としては、 $|X12-2X22+X32|/2$ が出力されるが、これは、図10の①に示す副走査方向の2次微分量の絶対値となり、図10の①に示す副走査方向のエッジの強さを出力する。

【0148】エッジ検出回路412のA入力とC入力にはそれぞれX11とX33が入力され、結果としては、 $|X11-2X22+X33|/2$ が出力されるが、これは、図10の②に示す右斜め下方向の2次微分量の絶対値となり、図10の②に示す右斜め下方向のエッジの強さを出力する。

【0149】エッジ検出回路413のA入力とC入力にはそれぞれX21とX23が入力され、結果としては、 $|X21-2X22+X23|/2$ が出力されるが、これは、図10の③に示す主走査方向の2次微分量の絶対値となり、図10の③に示す主走査方向のエッジの強さを出力する。

【0150】エッジ検出回路414のA入力とC入力にはそれぞれX31とX23が入力され、結果としては、 $|X31-2X22+X13|/2$ が出力されるが、これは、図10の④に示す右斜め下方向の2次微分量の絶対値とな

$\max(a, b, c, d) = a$ のとき

$\max(a, b, c, d) = b$ のとき

$\max(a, b, c, d) = c$ のとき

$\max(a, b, c, d) = d$ のとき

図5及び図6に戻って、416～419はそれぞれ平滑化回路であり、図8に示される様に、A、B、Cの3入力に対して、 $(A+2B+C)/4$ なる値を出力する。4つの平滑化回路のB入力には、全て当該注目画素X22が入力されている。

【0157】平滑化回路416のA入力とC入力にはそれぞれX12とX32が入力され、結果としては、 $(X12+2X22+X32)/4$ が出力される。これは、図10の①に示す副走査方向の平滑化処理を意味することになる。

【0158】平滑化回路417のA入力とC入力にはそれぞれX11とX33が入力され、結果としては、 $(X11+2X22+X33)/4$ が出力される。これは、図10の②に示す右斜め下方向の平滑化処理を意味する。

り、図10の④に示す右斜め下方向のエッジの強さを出力する。

【0151】図5及び図6の符号415は最大値検出回路であり、a、b、c、dの4入力信号に対して、どの入力信号が最大値をとるかの判定をし、2ビットの判定結果yを出力する。

【0152】図7に最大値検出回路415の詳細を示す。図示において、421は比較器であり、aとbの比較結果として $a > b$ の場合のみに“1”を出力する。422は2入力1出力のセレクトタであり、2入力信号A、Bにa、bを入力し、セレクト信号Sに比較器421の比較結果を入力することで、結果的にa、bの最大値 $\max(a, b)$ を出力する。

【0153】同様にして比較器423、セレクトタ424からは、cとdの比較結果とcとdの最大値 $\max(c, d)$ が出力される。

【0154】更に、a、bの最大値 $\max(a, b)$ とc、dの最大値 $\max(c, d)$ は、それぞれ比較器425によって比較され、y₁信号を出力する。結果としてy₁信号は、a、b、c、dの最大値 $\max(a, b, c, d)$ の値がaまたはbのときに“1”となる。換言すれば、a、b、c、dの最大値 $\max(a, b, c, d)$ の値がcまたはdのときに“0”となる。

【0155】428はインバータ426、427、429はそれぞれ2入力のナンドゲートであり、結果としてy₀信号は、a、b、c、dの最大値 $\max(a, b, c, d)$ の値がaまたはcのときに“1”となる(a、b、c、dの最大値 $\max(a, b, c, d)$ の値がbまたはdのときに“0”となる。)即ち、a、b、c、dの最大値 $\max(a, b, c, d)$ の値によって、最大値検出回路の2ビット出力y₀、y₁は次の様になる。

【0156】

y₀=1 y₁=1

y₀=0 y₁=1

y₀=1 y₁=0

y₀=0 y₁=0

【0159】平滑化回路418のA入力とC入力にはそれぞれX21とX23が入力され、結果としては、 $(X21+2X22+X24)/4$ が出力される。これは、図10の③に示す主走査方向の平滑化処理を意味する。

【0160】平滑化回路419のA入力とC入力にはそれぞれX31とX13が入力され、結果としては、 $(X31+2X22+X13)/4$ が出力される。これは、図10の④に示す右斜め上方向の平滑化処理を意味する。

【0161】420は、4入力1出力のセレクトタであり、A、B、C、Dの4入力信号と2ビットのセレクト信号S(セレクトタ415からの出力信号)に対し、次の論理で動作する。

【0162】S=00のとき、B入力を出力(Y←B)

S = 01 のとき、A 入力を出力 (Y ← A)

S = 10 のとき、D 入力を出力 (Y ← D)

S = 11 のとき、C 入力を出力 (Y ← C)

従つて、画素補正回路の最終出力としては次の様になる
即ち、図10において、

①方向のエッジ量が最大るとき、③方向に平滑化される。

【0163】②方向のエッジ量が最大るとき、④方向に平滑化される。

【0164】③方向のエッジ量が最大るとき、①方向に平滑化される。

【0165】④方向のエッジ量が最大るとき、②方向に平滑化される。

【0166】つまり、平滑化方向をエッジ方向（濃度変化が大きい方向）に対して直角にする。

【0167】〔画素補正の結果〕画像補正についての結果を図33を用いて説明する。図33(a)に示される様な濃度パターンをもった画像に対し、ブロック符号化によって符号化／復号化処理をされた場合、同図(b)に示されるように、符号化誤差によって4×4単位でのガサツキが現れることがある。そこで、同図(b)に対して、前述の平滑化処理をすることによって、同図(c)に示す様にガサツキが軽減される。

【0168】例えば、図(b)のAに示される画素は、図(a)のA相当画素に比較して、高い濃度に復号化されているために、画像のガサツキの要因となっている。図(b)のA画素においては、図10に示される④の方向のエッジ（濃度勾配）量が他の方向のエッジ量より大きいため、④に直交する②の方向に平滑化され、濃度が低めに補正される。他の各画素に対しても同様の補正がなされ、図(c)に示される様に全体としてガサツキが軽減される。また、濃度勾配と直交する方向に平滑化処理をしているために、文字部の先鋭さを損なうことはな

$$Y = c_1 R + c_2 G + c_3 B$$

$$U = c_4 (R - Y)$$

$$V = c_5 (B - Y)$$

但し、 c_1 、 c_2 、 c_3 、 c_4 、 c_5 は定数

ここで、Yは L^* と同様に明度情報を表す信号であり、UおよびVは、 a^* および b^* と同様に色度を表す信号である。2002は、離散的コサイン変換を行う回路であり、 $n \times n$ (n は2の累乗； $n = 4, 8, 16, 32 \dots$) 画素の離散的コサイン変換を行う回路である。離散的コサイン変換によって、Y信号は各空間周波数成分に展開され、符号化器2006によって、例えばハフマンコードによって符号化される。更に、715と同様にYの振幅検出器2003によって、 $n \times n$ 画素中のY信号の振幅 $Y-GAIN$ が算出される。

【0177】一方、2004は7204と同様の回路であり、Y信号の振幅に対するU信号の振幅比 U_{gain} およびU信号の直流成分 U_{mean} として出力し、あわせてU-

い。

【0169】＜第2の実施例の説明＞本発明は以上説明した第1の実施例に限るものではない。図39を用いて第2の実施例について説明する。

【0170】図40のように、画像領域を分離するための判定信号として、第1の実施例では4×4画素ブロックの L^* 最大値と最小値の差を用いたが、その代わりに、色度情報の最大値と最小値の色空間上での距離を用いる。

【0171】入力されてきた a^* 信号に対し1901、1902、1903のラインメモリで1ライン分ずつ遅延させ(b^* 信号ならば1908、1909、1910)、 a GAIN算出器1904、 b GAIN算出器1911のA～D入力に入力する。得られた a GAIN信号及び b GAIN信号は、それぞれ乗算器1905、1912より2乗され、さらに加算器1906によって加算され、 r GAIN信号として出力される。

【0172】そして、この r GAIN信号を比較器1907のB入力に、図示されないCPUより送られてくるしきい値を比較器1907のA入力に

【0173】ここで、 $A < B$ であれば比較器1907の出力 $L > FLG$ は“1”となり、それ以外の場合は“0”が出力される。

【0174】＜第3の実施例の説明＞本発明は、以上説明した実施例に限るものではない。図40を用いて第3の実施例について説明する。

【0175】図40は、フルカラー画像符号化器の例であり、レッド(R)、グリーン(G)、ブルー(B)に色分解されたフルカラー画像信号は、2001において次式(15)の如くに、Y、U、V信号に変換される。

【0176】

【数15】

$$\dots (15)$$

codeとする。同様に、2005も7204と同様の回路であり、Y信号の振幅に対するV信号の振幅比 V_{gain} およびV信号の直流成分 V_{mean} として出力し、あわせて $V-code$ とする。

【0178】さらに、 $Y-code$ 、 $U-code$ 、 $V-code$ が合わさり、画像データの符号とされる。

【0179】＜第4の実施例＞上述した第1～第3の実施例では、メモリ116に記憶する情報として、符号化された $L-code$ 、 $a b-code$ 及び特徴信号 K_1 、 K_2 としたが、これに加えてエッジにあるか否かを示す信号を含めても良い。この例を第4の実施例として説明する。

【0180】本第4の実施例における装置全体の構成を図41及び図42に示す。上記第1～第3の実施例と異

なる点は、符号化器113が符号化されたエッジ信号E-code信号を出力する点と、復号化する場合に各復号化器117、118等にそのE-code信号を出力する点である。尚、本第4の実施例における全体的な構成は上記第1～第3の実施例とほとんど同じであり、説明を簡単にする上でも異なる箇所のみを説明する。

【0181】さて、本第4の実施例では、符号化したL-codeデータをメモリ116に格納する場合、基本的に図43の符号71108'に示す状態にする。そして、注目ブロックがエッジ部にある場合には、そうでない場合に対して情報量を多くする。すなわち、エッジ部においては、交流成分の情報が必要であるため、交流成分L1、L2、M、Hに符号長を多く割り当てる。この結果、エッジ部にある場合のL-codeデータに割り当てられたビット数は図43の符号71109に示す如くなる。

【0182】ここで、第4の実施例における明度情報復号化器113'の構成を図44に示す。

【0183】基本的な考え方は、図13におけるL_{FLC}をエッジにあるか否かの信号をエッジであるかどうかを示す信号として活用しようとするものである。すなわち、図示の如く、L_{GA}IN算出器715(図17、18参照)で得られたL_{GA}INは、4×4のブロック中の最大明度と最小明度の差を示している。画像のエッジにあるということは、その明度変化が大きいことでもあるので、この明度変化量が所定値(固定レジスタ717に保持されている閾値Th)と比較器716で比較することで、エッジにあるかどうかを示す信号ED信号を出力する。ED信号の論理レベルが“1”の場合には、注目している4×4ブロックは画像のエッジにある場合であって、“0”の場合には非エッジにある場合である。

【0184】また、このED信号を、グループ化回路709から発生したアドレス情報に同期させるため、図示の如く3つのフリップフロップ718～720で3ブロック分遅延させ、その遅延させたED信号をROM710～713の上位アドレスに提供する。下位アドレスにはグループ化回路709から出力されたL1、L2、M、Hが供給される。

【0185】この結果、注目しているブロックがエッジ部にある場合には、L1、L2、M、H及びAVEとして9、9、9、8、8ビットの信号が出力されて計43ビットに量子化される。また、当該注目ブロックが非エッジ部にあるときにはL1、L2、M、H及びAVEとして8、8、8、7、8ビットの信号が出力されることで、計39ビットに量子化されることになる。

【0186】尚、生成されたL-code信号の出力と同期を取るため、得られたED信号はフリップフロップ721で1ブロック分遅延され、E-codeとして出力される。

【0187】次に、本第4の実施例における色度信号の符号化器(図41にける符号114')について説明する。

【0188】色度信号の符号化器114'のブロック図は図45に示す通りである。この符号化器114'における、a'量子化7204'及び7208'の内部構成について説明する。ただし、これら量子化回路は第1の実施例においては、図23、24、25を用いて説明したが、本第4の実施例でも図23、24はそのまま採用するものとし、ここでは異なる構成のみを図46を用いて説明する。この図46は第1の実施例における図25に対応する部分を示している。

【0189】図示でことなるところは、2入力1出力のセクタ72158を新たに設けたことである。このセクタ72158は先に説明したED-code信号を切り替え信号として動作するものであり、注目ブロックが画像のエッジにある場合には8ビットの信号を選択し、非エッジにある場合には6ビットの信号を選択し出力する。

【0190】このように構成することで、図45における量子化回路7204'或いは7208'からは、注目ブロックが画像エッジにある場合に6ビット、非エッジにある場合に8ビットの出力を行うことが可能になる。

【0191】ここで本第4の実施例の符号化方式における4×4画素ブロックの符号長を図47を用いて以下に説明する。

【0192】1101は注目ブロックが画像エッジ部にある場合の符号化データのフォーマットを示し、1102は非エッジ部にある符号化データのフォーマットを示している。

【0193】注目ブロックがエッジにあるのか非エッジにあるのかを示すE-codeはその先頭ビットに割り当てられている。また、明度情報の直流成分であるAVEには共に8ビットを割り当てる。また、先に説明したように、エッジ部においては非エッジ部におけるよりも明度情報の交流成分が重要であるため、交流成分であるL1、L2、M、Hに割り当てるビット数を、非エッジ部におけるそれより多い9、9、9、8ビットを割り当てる(非エッジ部ではそれぞれ8、8、8、7ビット)。

【0194】一方、色度成分の直流成分であるa_{mean}信号及びb_{mean}信号には、エッジ部で各6ビット、非エッジ部では各8ビットを割り当てた。これは非エッジ部における直流成分の情報がエッジ部におけるそれよりも重要であるからである。また、色度情報の直流成分a_{gain}信号及びb_{gain}信号には、エッジ部及び非エッジ部とも4ビットずつが割り当てられている。

【0195】結果的に、注目ブロックがエッジ部にある場合には明度情報に43ビット、色度情報に20ビットが割り当てられ、非エッジ部のそれぞれは39ビット、

24ビットが割り当てられることになる。そして、それぞれにエッジ部であるま否かを示す1ビットが割り当てられることになり、いずれも64ビットで構成されることになる。すなわち、エッジ/非エッジにかかわらず符号化データは64ビットの固定長に符号化されることになる。

【0196】この意味するところは、メモリ116'からデータを読み出す場合には、エッジ/非エッジにあるかどうかにかかわらず64ビットを読み出せばよいことになる。

【0197】以上のようにしてメモリ116'に符号化データが格納されることになる。次に、本第4の実施例における復号化処理について説明する。

【0198】第4の実施例の明度成分復号化器117のブロック構成を図48に示す。図36と異なるのは、各ブロックアップテーブルROM1601~1604のアドレスとして、E-code信号が付加された点である（最上位アドレスビットに供給される）。この意味は、メモリ116'から読み出された明度成分の符号化データがエッジにある場合とそうでない場合とで各ビットの意味が異なることに由来する。これは色度復号化器についても同様である。

【0199】以上説明したように本第4の実施例によれば、明度情報及び色度情報を可変長としつつも、エッジ/非エッジにかかわらず1ブロックの符号化データは固定長とすることができる。従って、回路構成をより簡略化できると共に、各ブロックの置かれている状態に応じた符号化を行うので再生する画像もより高精細にすることが可能になる。

【0200】＜第5の実施例の説明＞本発明は以上説明した第4の実施例に限るものではない。図49を用いて第5の実施例について説明する。

【0201】図49は、フルカラー画像符号化器の例であり、レッド(R)、グリーン(G)、ブルー(B)に色分解されたフルカラー画像信号は、1801において先に説明した(14)式に従ってY、U、V信号に変換される。

【0202】1802は、離散的コサイン変換を行う回路であり、 $n \times n$ (n は2の累乗; $n=4, 8, 16, 32 \dots$) 画素の離散的コサイン変換を行う回路である。離散的コサイン変換によって、Y信号は各空間周波数成分に展開され、符号化器1805によって、例えばハフマンコードによって符号化される。更に、Yの振幅検出器1803によって、 $n \times n$ 画素中のY信号の振幅Y-GAINが算出される。

【0203】更に、第4の実施例と同様に、Y-GAINの大小によって、 $n \times n$ 画素ブロックがエッジ部であるのか平坦部であるのかを判定し、この判定結果(E-code信号)のレベルによって各コードに割り当てられるコード長さが適宜的に可変となる。

【0204】一方、1084は7204と同様の回路であり、Y信号の振幅に対するU信号の振幅比UgainおよびU信号の直流成分Umeanとして出力し、あわせてU-codeとする。同様に、2005も7204と同様の回路であり、Y信号の振幅に対するV信号の振幅比VgainおよびV信号の直流成分Vmeanとして出力し、あわせてV-codeとする。

【0205】さらに、Y-code、U-code、V-codeが合わさり、画像データの符号とされる。

10 【0206】図50に本第5の実施例における符号長の例を示す。 $n \times n$ の画素ブロック(上記実施例では $n=4$)内の画像がエッジ部であると判定された場合、E-codeは“1”になり、符号18101に示すようなビット配列になる。

【0207】また、 $n \times n$ の画素ブロックが非エッジ部(平坦部)にある場合にはE-codeは“0”になり、符号18102に示すようなビット配列になる。すなわち、エッジ部においては明度情報の符号長を多く確保し、色度情報の符号長を減らす。また、平坦部においては、その逆で、明度情報の符号長を減らし、色度情報の符号長を多くする。その結果、それぞれに重要な情報が欠落することなく適切な符号化が行える。

【0208】＜第6の実施例の説明＞次に第6の実施例を説明する。

【0209】本第6の実施例では、上記実施例と同様に明度成分 L^* 、色度成分 a^* 及び b^* について符号化を行う。また、第4の実施例では明度情報のエッジ成分の強弱によって各符号長を制御したが、本第6の実施例では色度情報のエッジ成分の強弱によって各符号長を制御する。

【0210】図51は第4の実施例における図45に対応する色度成分符号化回路であり、同じ処理を行う部分には同一符号を付した。

【0211】図示において、1901及び1902は、それぞれ a^* 及び b^* の符号化器であり、mean及びgainの出力は、7204及び7208と同一構成をとっている。更に、1901のmax出力からは 4×4 のブロック内の a^* の最大データ a_{max} を、minからは 4×4 のブロック中の a^* の最小値 a_{min} を出力する。同様に、1902のmax出力からは 4×4 画素ブロック内の b^* の最大データ b_{max} を、minからは b^* の最小値データ b_{min} を出力する。

【0212】1903及び1904は、それぞれ減算器であり、1903からは a_{max} から a_{min} を減じた値である Δa が出力され、1904からは b_{max} から b_{min} を減じた値 Δb が出力される。1905は加算器であり、 Δa と Δb の和、 $\Delta a + \Delta b$ が出力される。

【0213】この $\Delta a + \Delta b$ は、 4×4 画素ブロック内での色味変化の度合いを示すものであり、この値が大きい場合に色味エッジがあると判断できる。つまり、こ

の $\Delta a + \Delta b$ と閾値 T_h とを比較し、その結果を $E - code$ として出力する。回路の詳細は省略するが、第4の実施例と同様に明度成分と色度成分の符号長が制御できる。

【0214】<第7の実施例の説明>更に、図52を用いて第7の実施例を説明する。本第7の実施例では、上述した第4の実施例と同様に明度成分 L^* 、色度成分 a^* 及び b^* について符号化を行う。第4の実施例では、明度情報のエッジ正 b_{nn} の強弱によって各符号長を制御したが、本第7の実施例においては各画素ブロックが有彩色であるか無彩色であるのかにより、各符号長を制御する。

【0215】図52は第4の実施例における図45に相当する色成分符号化の回路であり、第4の実施例と同一のものについては同一符号を付してある。1901及び1902は、それぞれ a^* 及び b^* の符号化器である。 $mean$ 及び $gain$ の出力は7204及び7208と同一の構成である。更に、1901の max 出力からは 4×4 画素ブロック内の a^* の最大データ a_{max} を、 min からは a^* の最小データ a_{min} を出力する。同様に、1902の max 出力からは 4×4 画素ブロック内の b^* の最大データ b_{max} を、 min からは b^* の最小データ a_{min} を出力する。

【0216】2001~2004はそれぞれ比較器であり、2005は4入力のアンドゲートである。比較器2001~2004はそれぞれ予め設定されている閾値 $T_{h1} \sim T_{h4}$ と比較する。

【0217】結果としてアンドゲート2005の出力 COL は、 $T_{h2} < a_{min}$ かつ $a_{max} < T_{h1}$ かつ $T_{h4} < b_{min}$ かつ $b_{max} < T_{h3}$ の場合のみ“1”になり、それ以外の場合には“0”になる。

【0218】換言すれば、 $T_{h1} \sim T_{h4}$ の値を適当な値に設定しておくことにより、 COL 信号は 4×4 のブロックが有彩色を含む場合には“1”、無彩色のみであれば“0”になるように制御できることになる。

【0219】図53に、本第7の実施例における符号長の例を示す。2011は $COL = 1$ 、すなわち、 4×4 画素ブロック内に有彩色を含む場合のビット配分を示している。また、2012は、無彩色のみの場合を示している。 4×4 の画素ブロック内の画素が無彩色のみであれば、色度情報の符号 $ab - code$ に要する符号長を減らし、その分、黒細線の再現性を向上させるため $L - code$ に要する符号長を多くできることを示している。

【0220】尚、本発明は、複数の機器から構成されるシステムに適用しても1つの機器から成る装置に適用しても良い。また、本発明は、システム或は装置にプログラムを供給することによって達成される場合にも適用できることはいうまでもない。

【0221】更にまた、実施例では複写機を例にして説

明したが、これによって本願発明が限定されるものではない。すなわち、本願発明はカラー画像を入力し、記憶する場合に、それを如何にして効率よく且つ高品位に保ちながら画像を記憶するかを目的とするものだからである。従って、例えば記憶媒体としては実施例ではICメモリチップからなるメモリ116を前提として説明したが、ハードディスクや光磁気ディスク、更には磁気テープ等の磁気記憶媒体であっても良いのは勿論である。

【0222】

【発明の効果】以上説明したように本発明によれば、カラー画像を効率良く且つ高品位を保ちながら符号化することが可能になる。

【0223】また、他の発明によれば、微小領域毎にその状態に応じた符号データを生成し、しかも、符号データを単一長にすることが可能になる。

【0224】

【図面の簡単な説明】

【図1】実施例における複写機の全体構成図である。

【図2】実施例における複写機の全体構成図である。

【図3】実施例の複写機の断面図である。

【図4】画像の変倍（拡大／縮小）を説明する図である。

【図5】実施例における画素補正手段のブロック構成図である。

【図6】実施例における画素補正手段のブロック構成図である。

【図7】実施例における最大値検出回路のブロック構成図である。

【図8】実施例における平滑化回路のブロック構成図である。

【図9】実施例における画素エッジ検出回路のブロック構成図である。

【図10】実施例における画素補正手段の補正方向を示すための図である。

【図11】実施例における色空間変換器のブロック構成図である。

【図12】実施例における色空間変換器の中で採用される係数を示す図である。

【図13】実施例における明度情報符号化器のブロック構成図である。

【図14】実施例における明度情報符号の概要を説明するための図である。

【図15】実施例におけるベクトル量子化のためのグループ化回路のブロック構成図である。

【図16】実施例におけるベクトル量子化のためのグループ化回路のブロック構成図である。

【図17】実施例におけるLGA IN算出器のブロック構成図である。

【図18】実施例におけるLGA IN算出器のブロック構成図である。

【図19】実施例における画素ブロックの副走査方向の最大値および最小値の検索回路のブロック構成図である。

【図20】実施例における主走査方向最大値検索回路のブロック構成図である。

【図21】実施例における主走査方向最小値検索回路のブロック構成図である。

【図22】実施例における色度情報符号化回路のブロック図である。

【図23】実施例における量子化回路のブロック構成図である。

【図24】実施例における量子化回路のブロック構成図である。

【図25】実施例における量子化回路のブロック構成図である。

【図26】実施例における画像データの符号化（圧縮）対象のブロックを示す図である。

【図27】実施例における空間フィルタのブロック構成図である。

【図28】実施例における文字判定信号とそれに基づくフィルタ処理の各係数の関係を示す図である。

【図29】実施例におけるエリア処理回路のブロック構成図である。

【図30】実施例におけるXPHS、YPHS信号の発生回路の説明図である。

【図31】実施例の複写機の動作処理を示すためのタイミングチャートである。

【図32】実施例におけるエリア処理の概要を説明するための図である。

【図33】実施例における画素補正を説明するための図である。

【図34】実施例における明度情報符号化回路のタイミングチャートである。

【図35】実施例における色度情報符号化回路のタイミングチャートである。

【図36】実施例における明度成分復号化器のブロック図である。

【図37】実施例における色度情報復号化器のブロック図である。

【図38】実施例におけるルックアップテーブルROMの量子化特性の一例を示す図である。

【図39】第2の実施例における画像分離信号生成に係るブロック構成図である。

【図40】第3の実施例におけるフルカラー画像符号化

器のブロック構成図である。

【図41】第4の実施例における複写機の全体構成図である。

【図42】第4の実施例における複写機の全体構成図である。

【図43】第4の実施例における明度情報符号の概要を説明するための図である。

【図44】第4の実施例における明度情報符号の概要を説明するための図である。

【図45】第4の実施例における色度成分符号化回路のブロック構成図である。

【図46】第4の実施例における量子化回路のブロック構成図である。

【図47】第4の実施例における符号化方式における符号長を示す図である。

【図48】第4の実施例における明度成分復号化器117のブロック構成図である。

【図49】第5の実施例におけるフルカラー画像符号化器のブロック構成図である。

【図50】第5の実施例における符号化方式における符号長を示す図である。

【図51】第6の実施例における色度成分符号化回路のブロック構成図である。

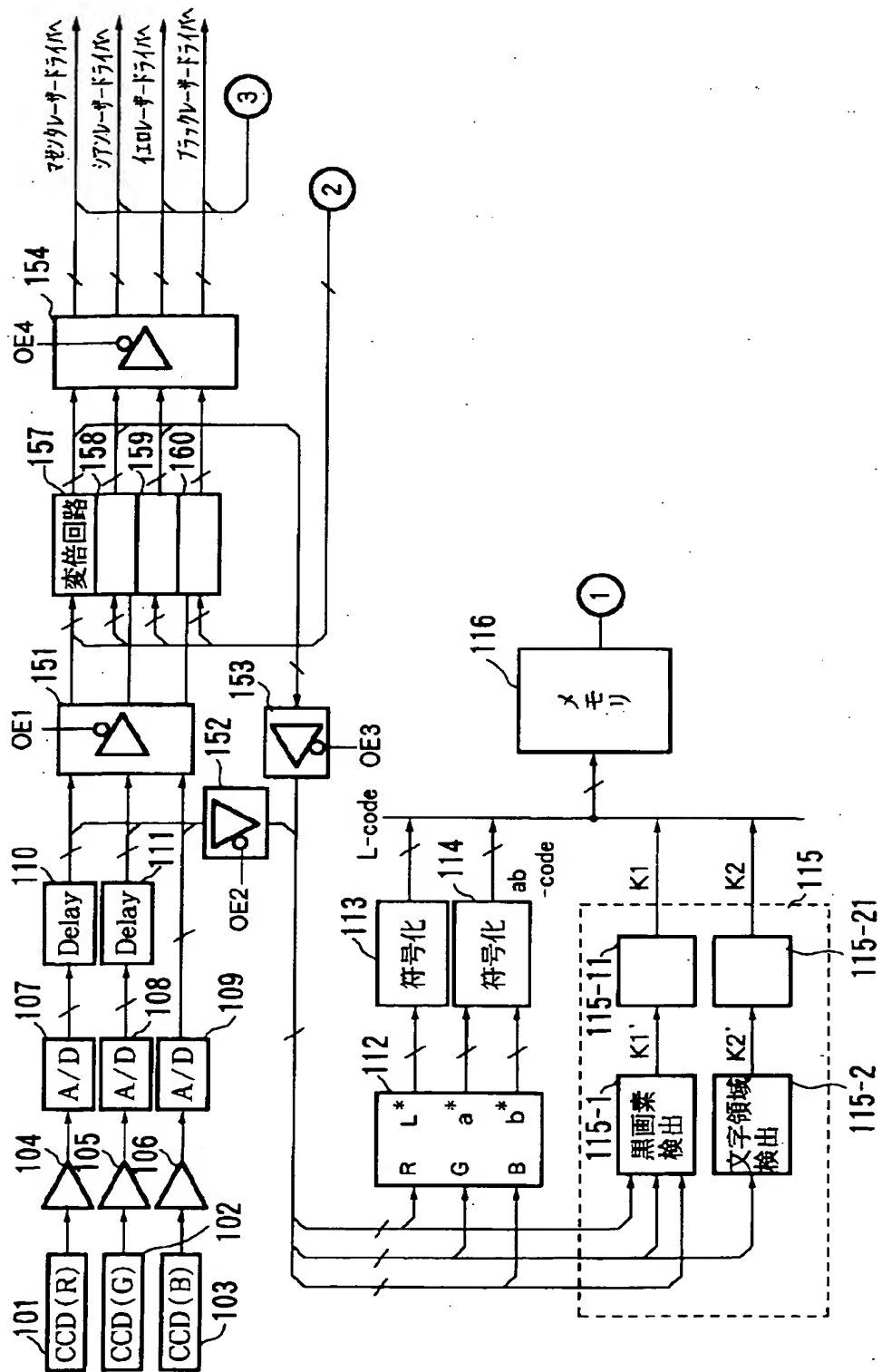
【図52】第7の実施例における色度成分符号化回路のブロック構成図である。

【図53】第7の実施例における符号化方式における符号長を示す図である。

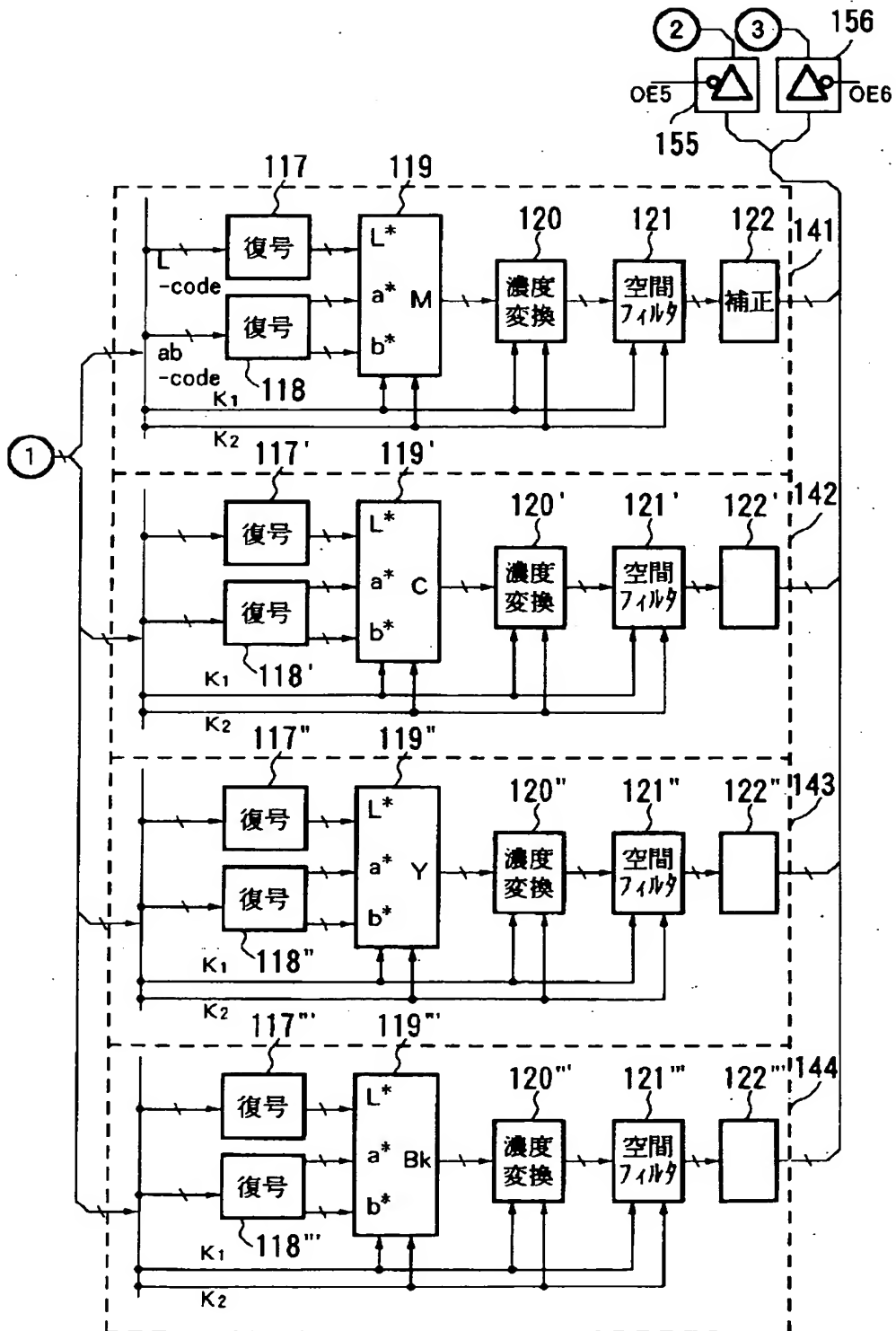
【符号の説明】

- 112 色空間変換器
- 113 明度情報符号化器、
- 114 色度情報符号化器
- 116 メモリ
- 117, 117', 117'', 117''' 明度情報復号化器
- 118, 118', 118'', 118''' 色度情報復号化器
- 119, 119', 119'', 119''' 色空間変換器
- 157~160 変倍回路
- 141~144 復号化器
- 151~156 トライステートゲート
- 202 読み取り原稿
- 212 画像処理回路部

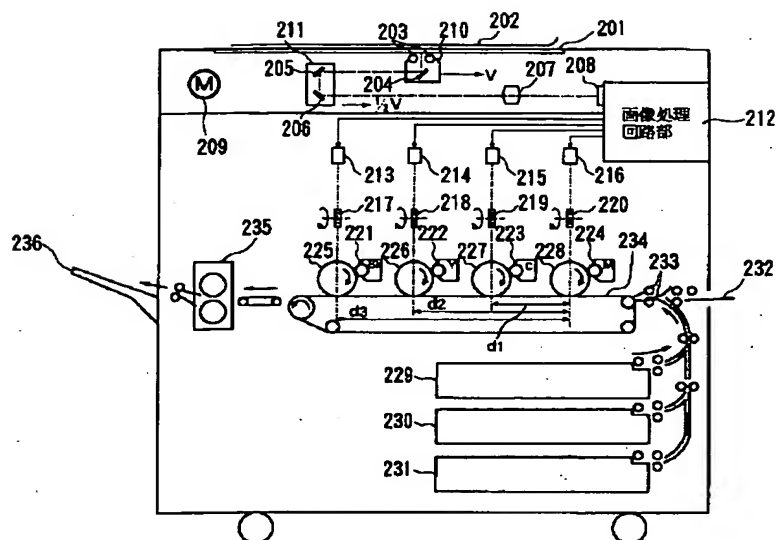
【図1】



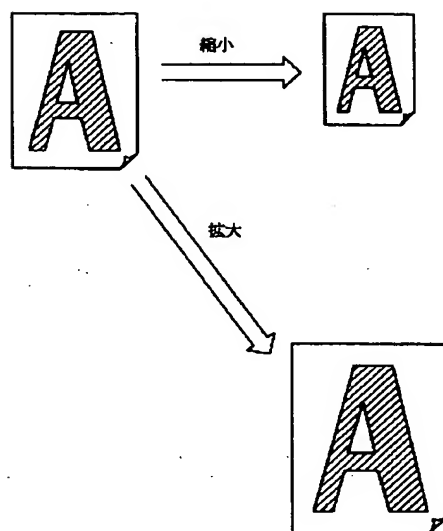
【図 2】



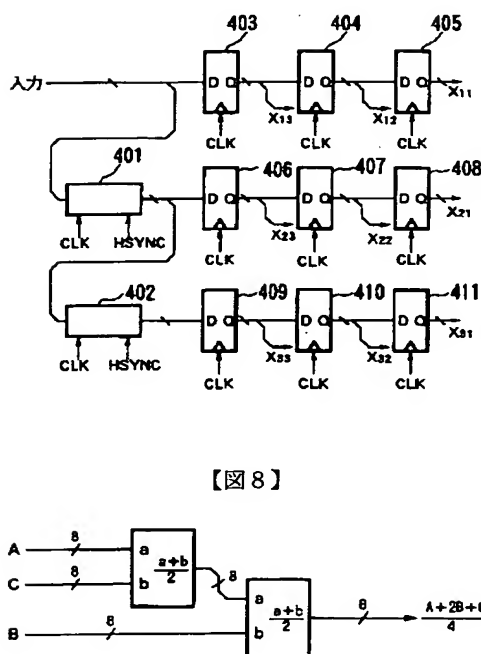
【図3】



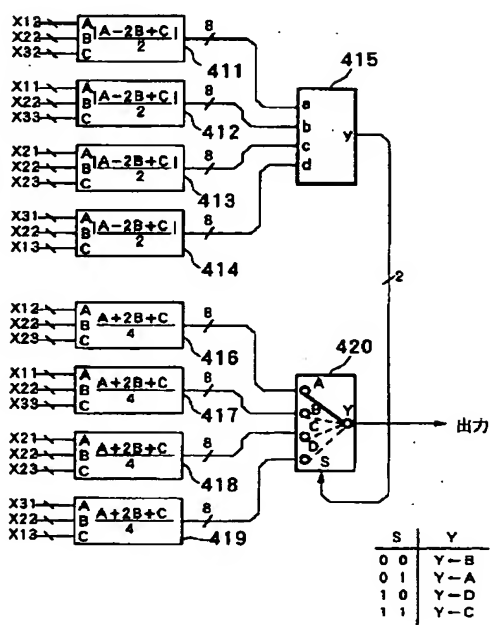
【図4】



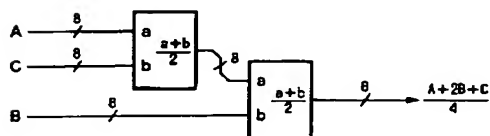
【図5】



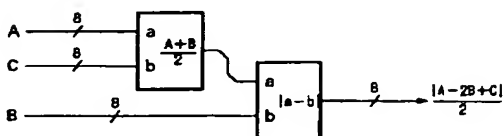
【図6】



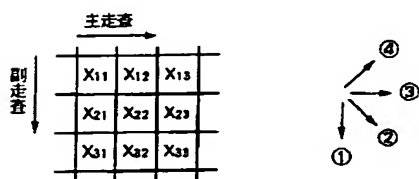
【図8】



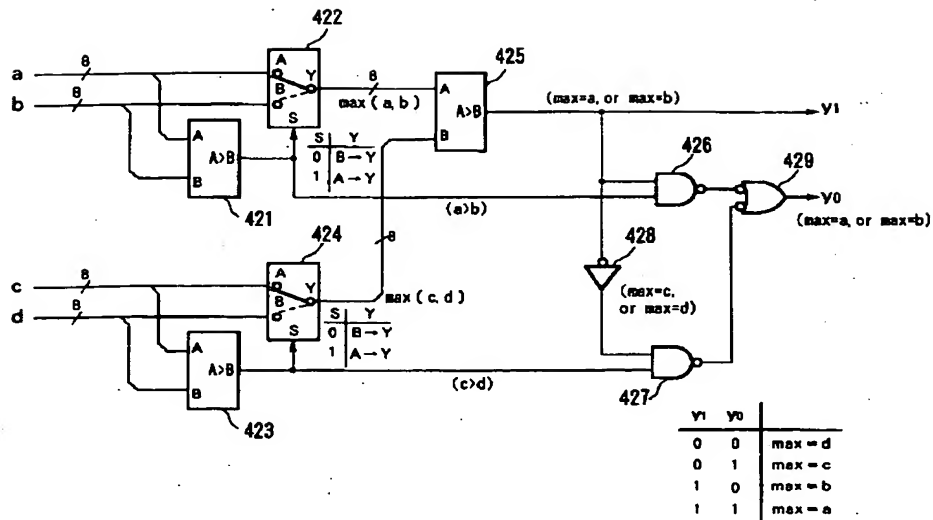
【図9】



【図10】



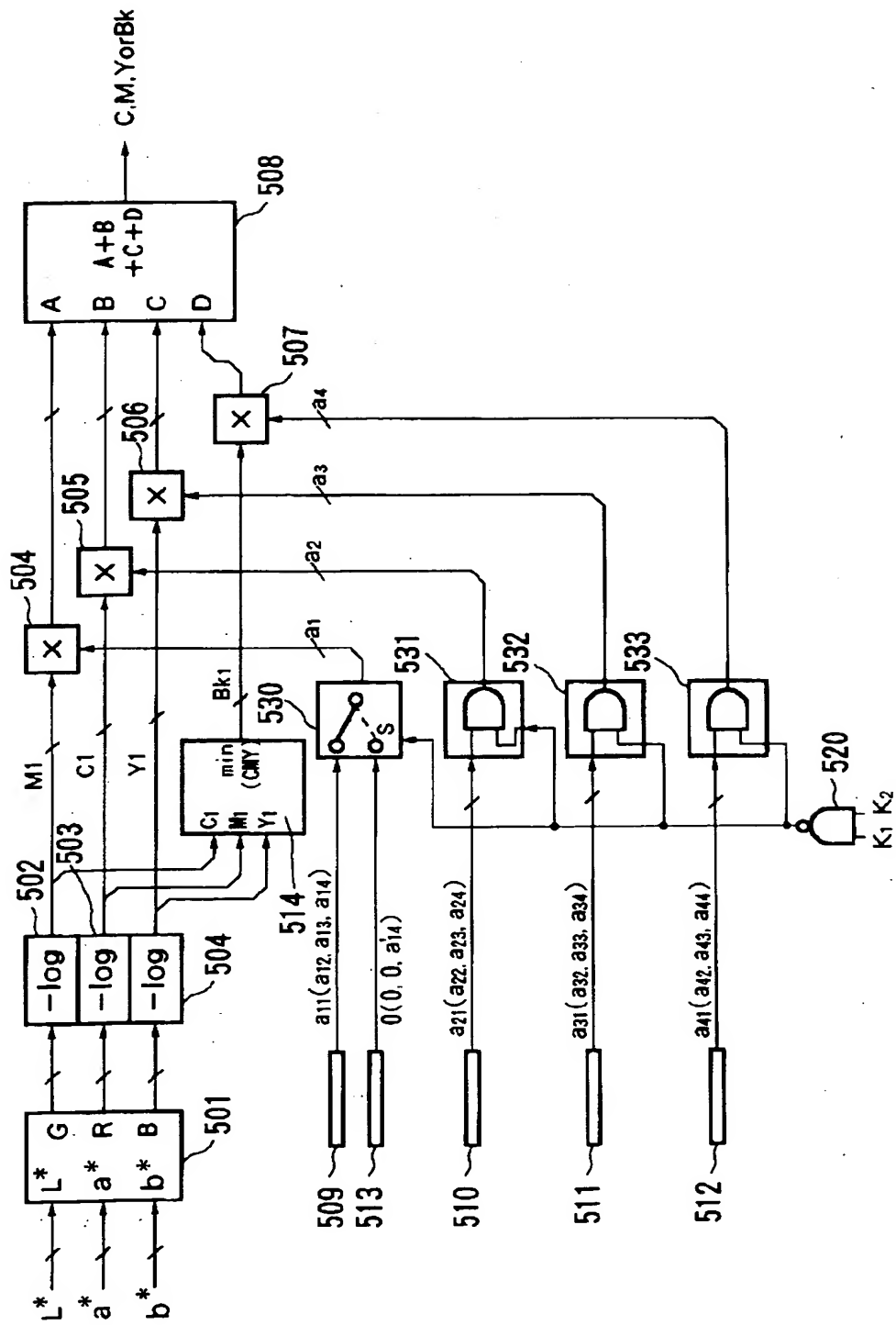
【図 7】



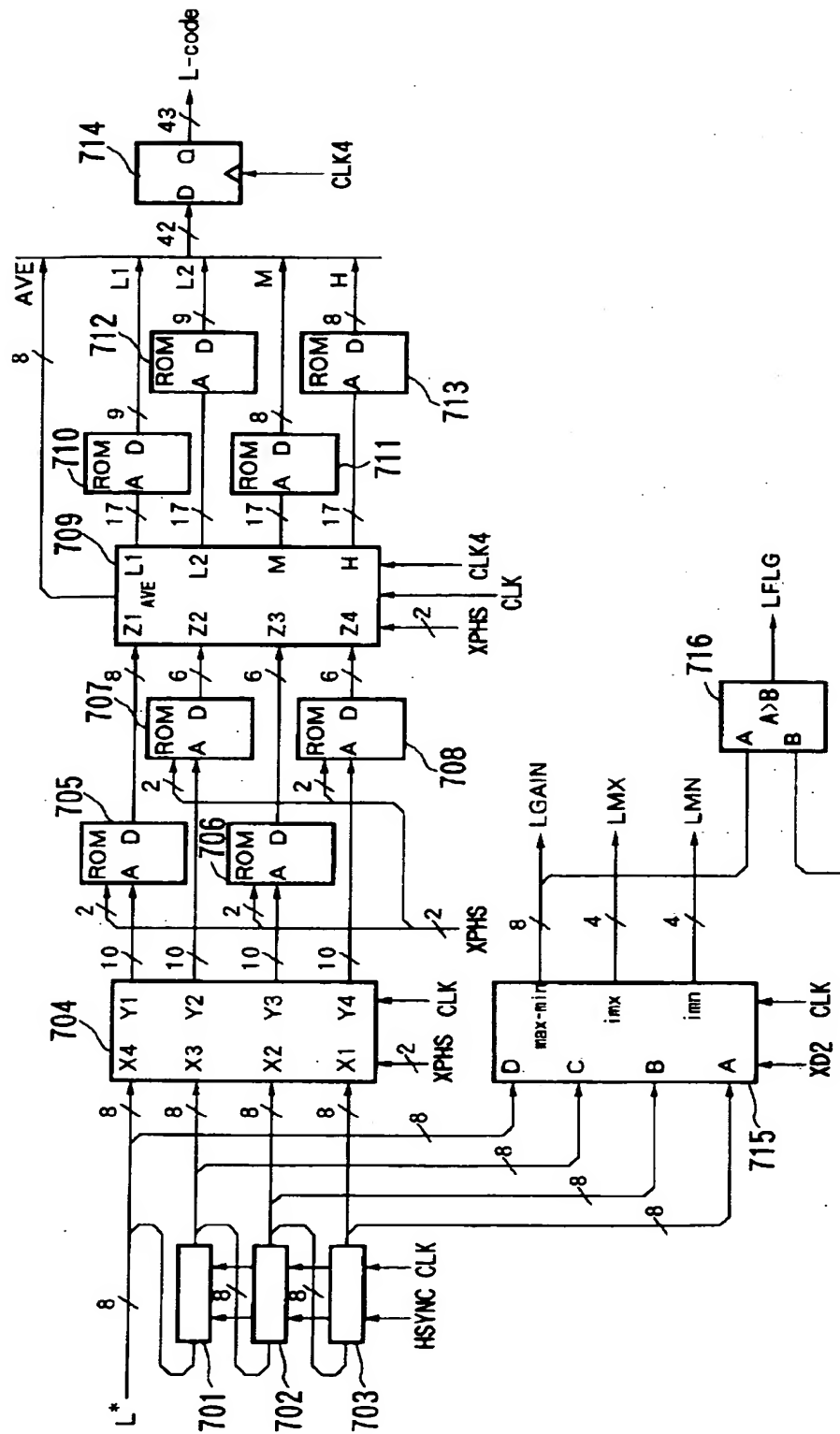
【図 12】

$K_1 \cap K_2$	現色	a1	a2	a3	a4	備 考
0	M	a11	a21	a31	a41	非黒文字部マゼンタ現像
	C	a12	a22	a32	a42	非黒文字部シアン現像
	Y	a13	a23	a33	a43	非黒文字部イエロー現像
	Bk	a14	a24	a34	a44	非黒文字部ブラック現像
1	M	0	0	0	0	黒文字部マゼンタ現像
	C	0	0	0	0	黒文字部シアン現像
	Y	0	0	0	0	黒文字部イエロー現像
	Bk	a'14	0	0	0	黒文字部ブラック現像

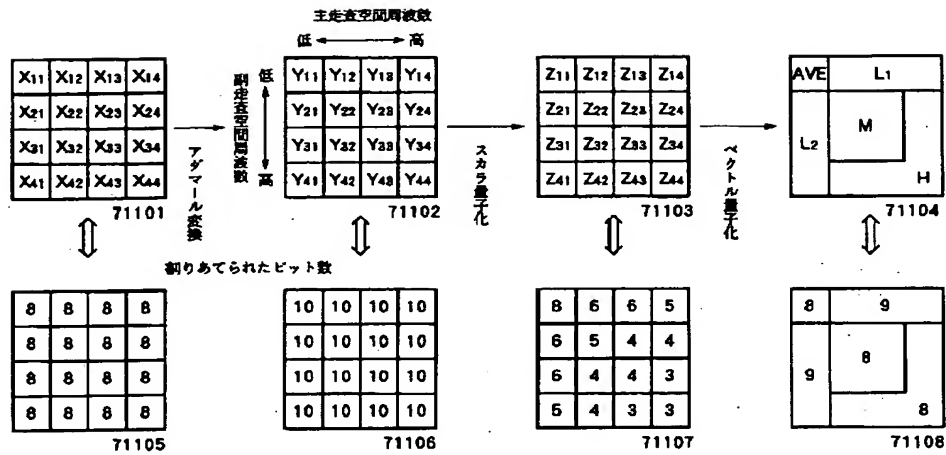
【図 1 1】



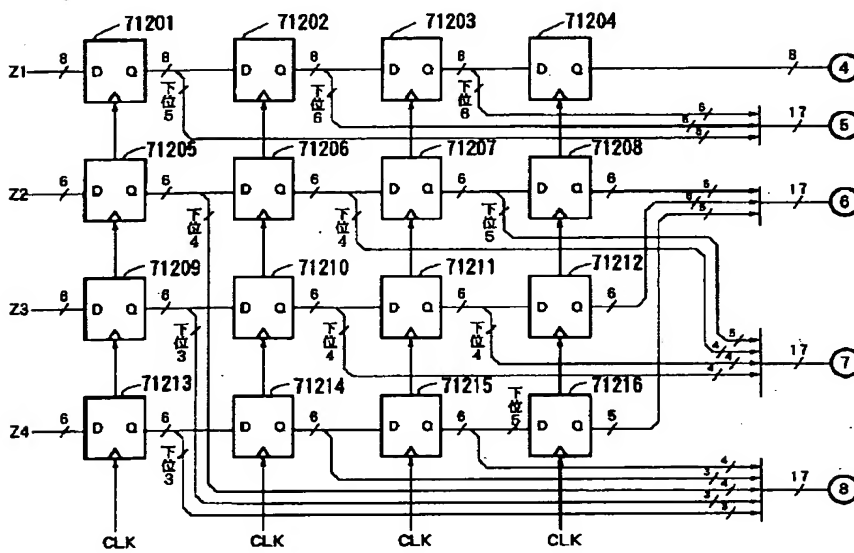
【図13】



【図 14】



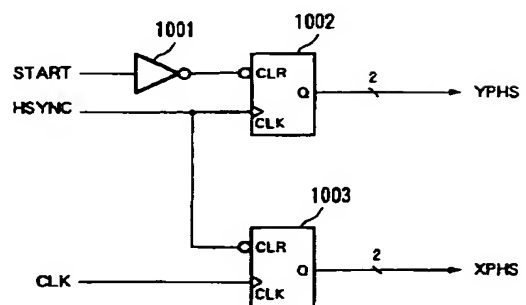
【図 15】



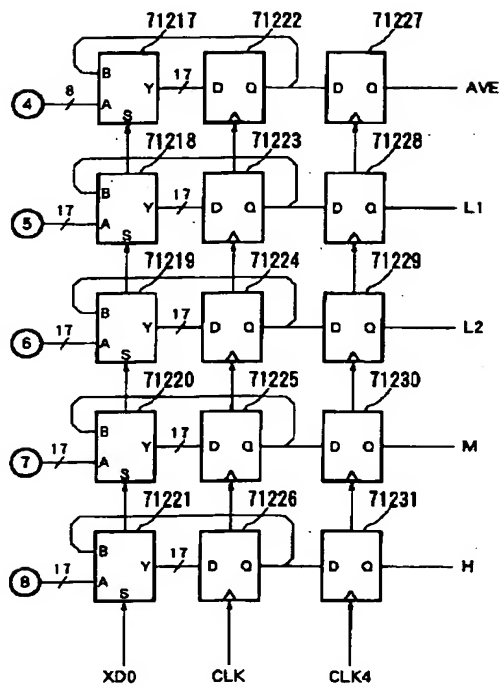
【図 28】

K ₂	b ₀	b ₁	b ₂	フィルタの形	
0	$\frac{4}{8}$	$\frac{1}{8}$	$\frac{1}{8}$	$\frac{1}{8}$	$\begin{bmatrix} 1 \\ 1 & 4 & 1 \\ 1 \end{bmatrix}$ スムージング フィルタ
	=b ₀₁	=b ₁₁	=b ₂₁		
1	$\frac{12}{8}$	$-\frac{1}{8}$	$-\frac{1}{8}$	$\frac{1}{8}$	$\begin{bmatrix} -1 \\ -1 & 12 & -1 \\ -1 \end{bmatrix}$ エッジ強調 フィルタ
	=b ₀₂	=b ₁₂	=b ₂₂		

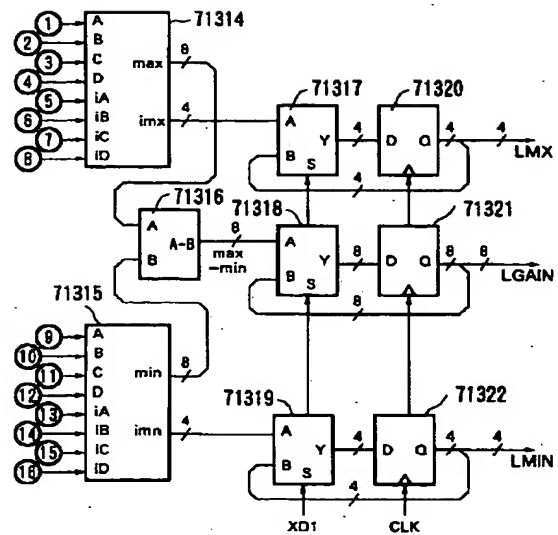
【図 30】



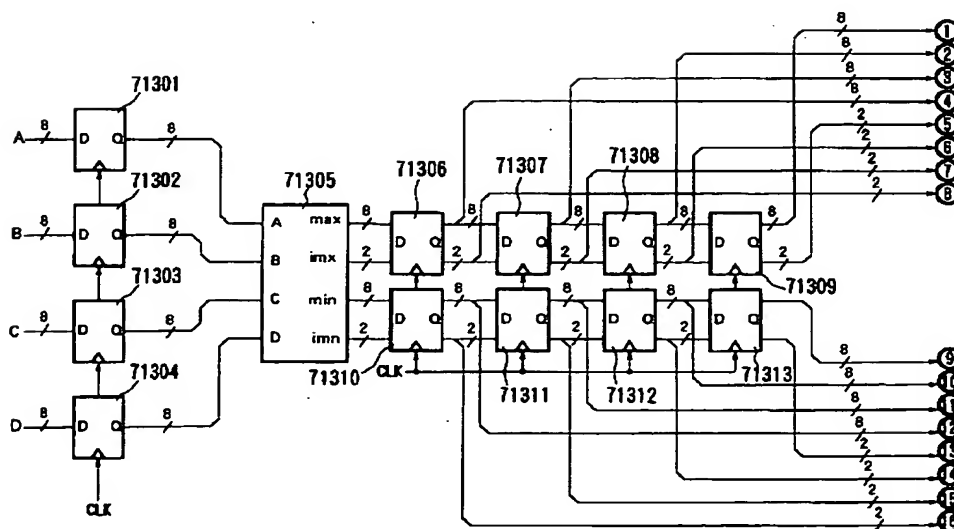
【図 16】



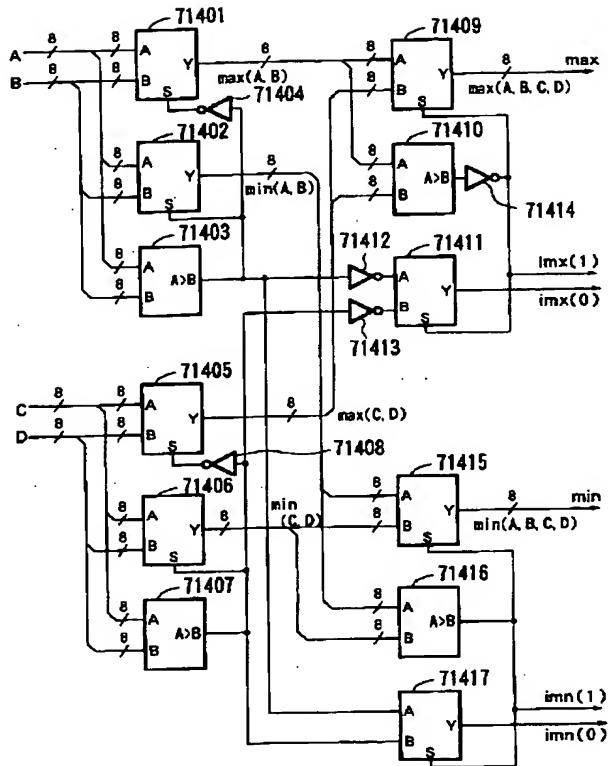
【図 18】



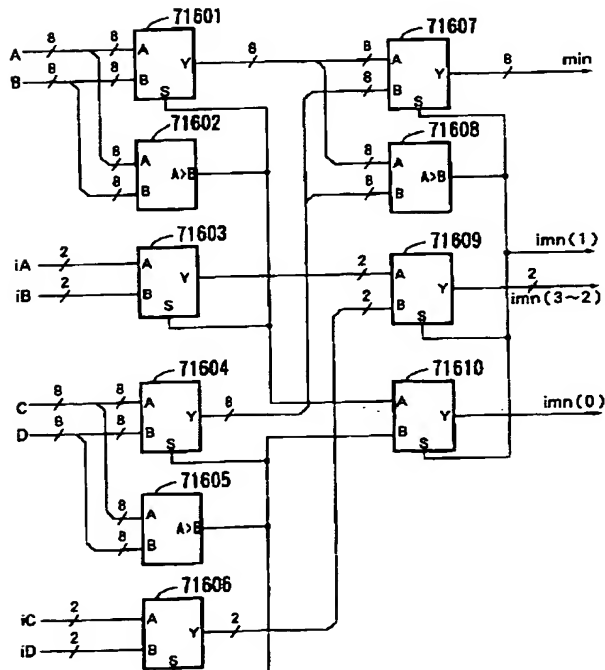
【図 17】



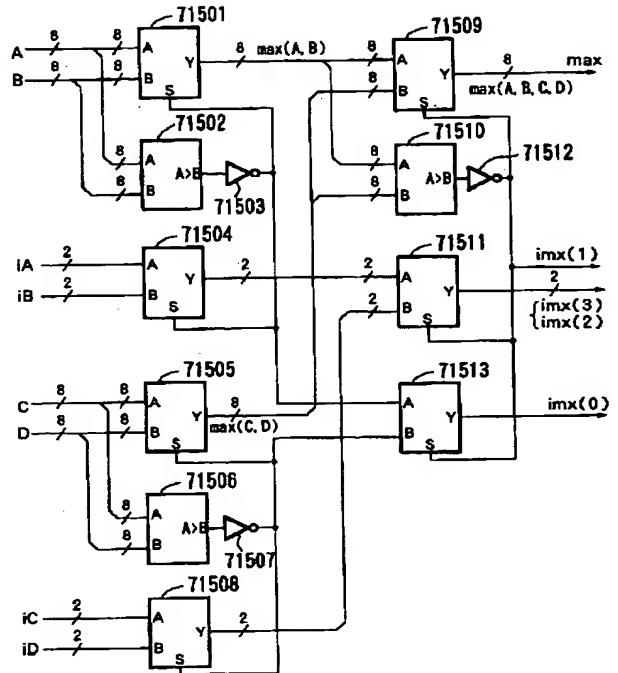
【図19】



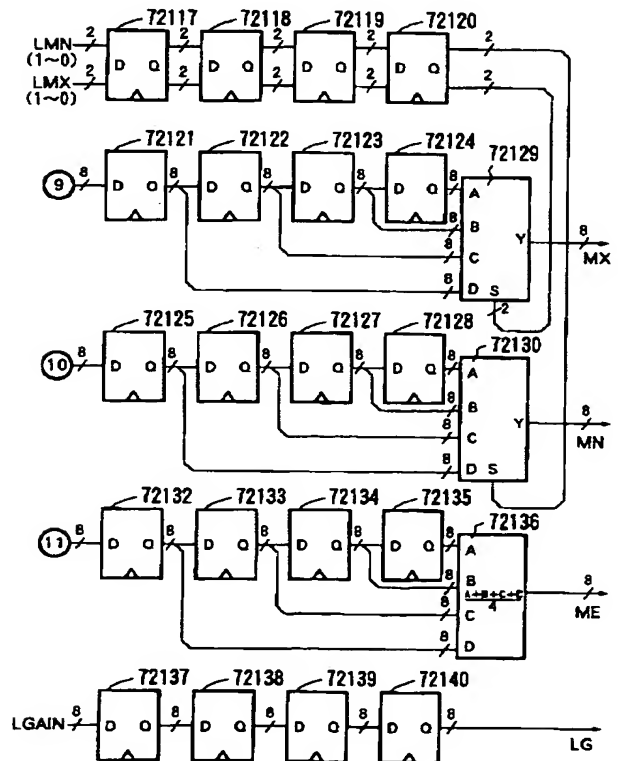
【図21】



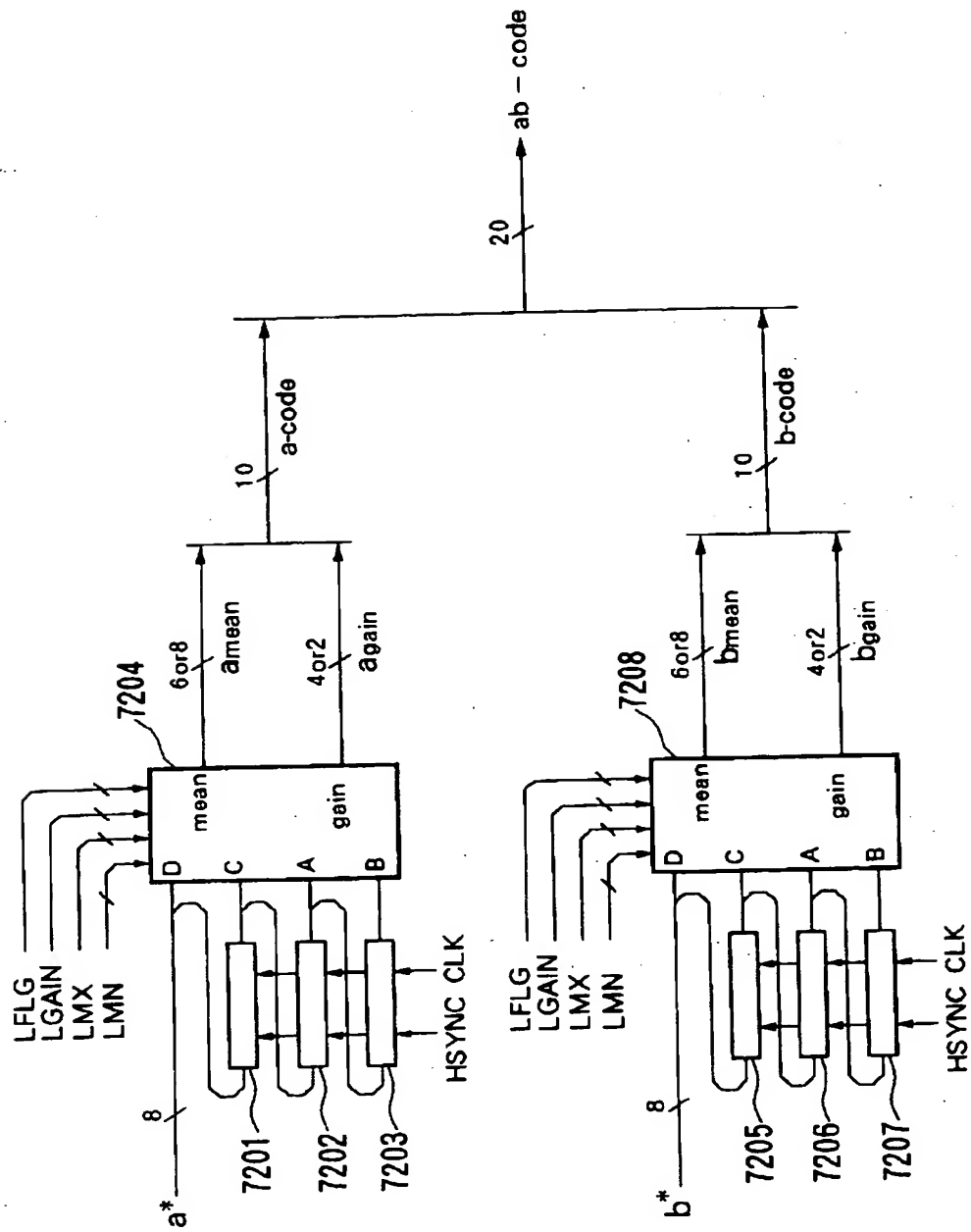
【図20】



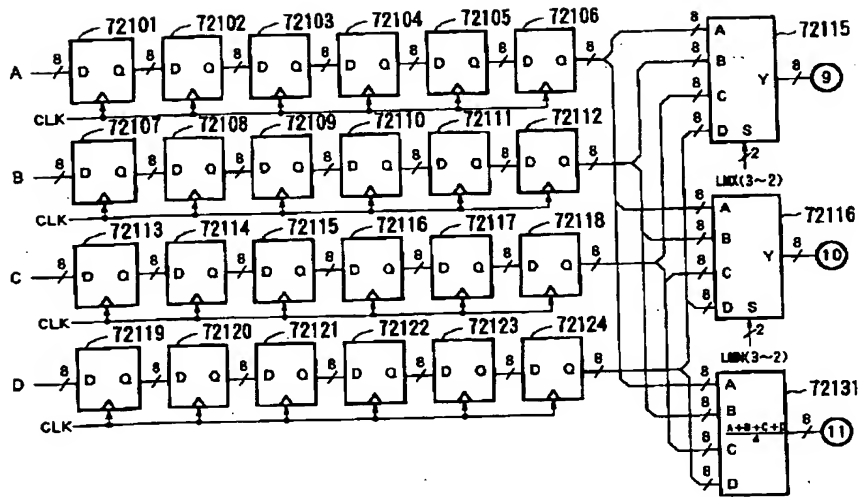
【図24】



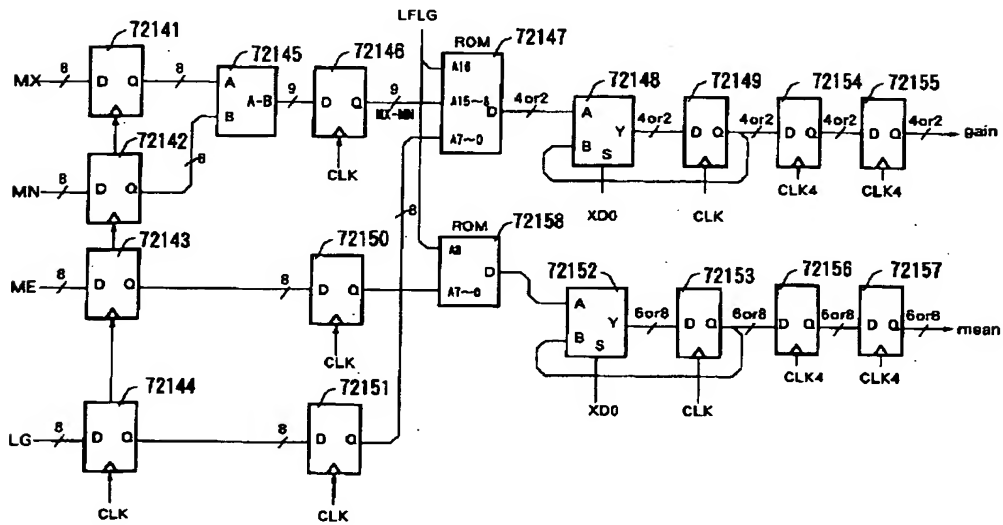
【図22】



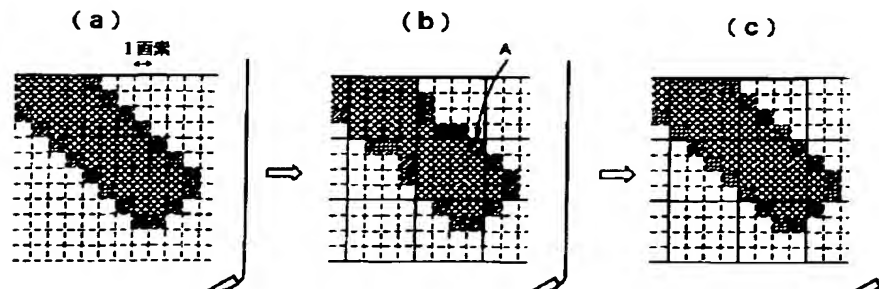
【図 23】



【図 25】



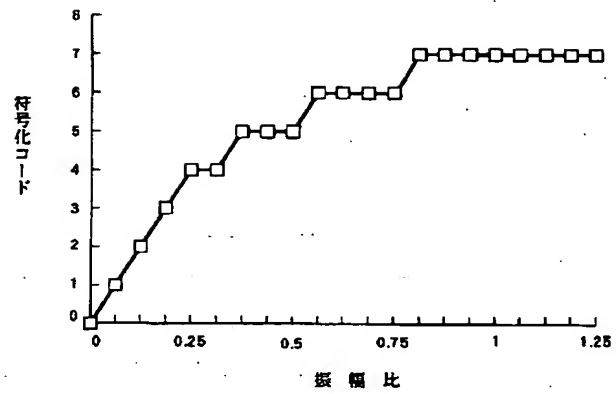
【図 33】



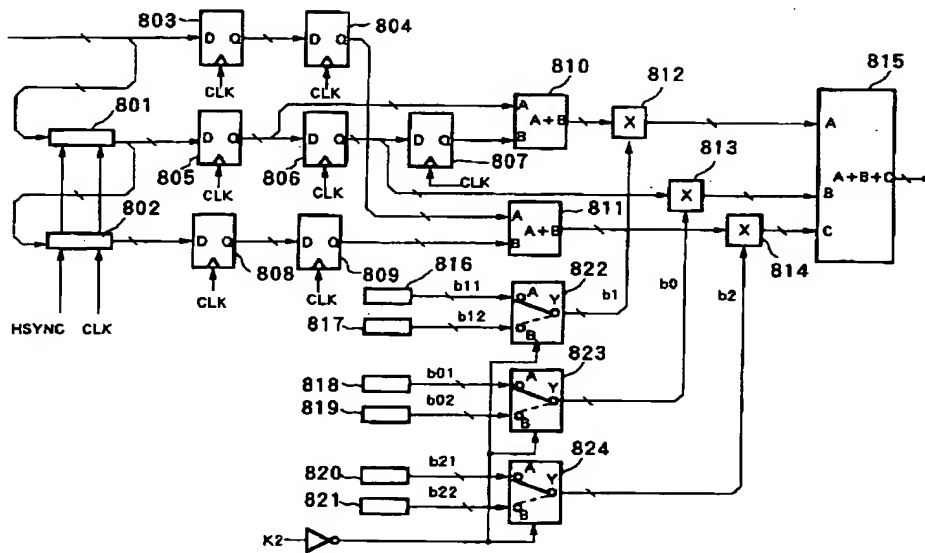
【図26】

		XPHS							
		0	1	2	3	0	1	2	3
YPHS	0	X ₁₁	X ₁₂	X ₁₃	X ₁₄			
	1	X ₂₁	X ₂₂	X ₂₃	X ₂₄			
	2	X ₃₁	X ₃₂	X ₃₃	X ₃₄			
	3	X ₄₁	X ₄₂	X ₄₃	X ₄₄			
	0								
	1								
	2								
	3								
								

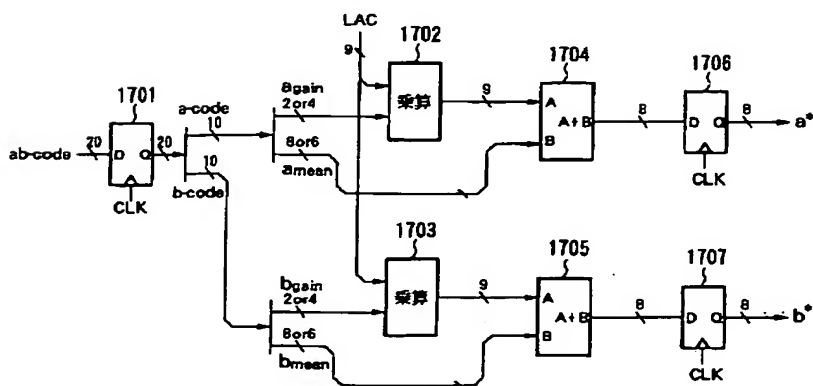
【図38】



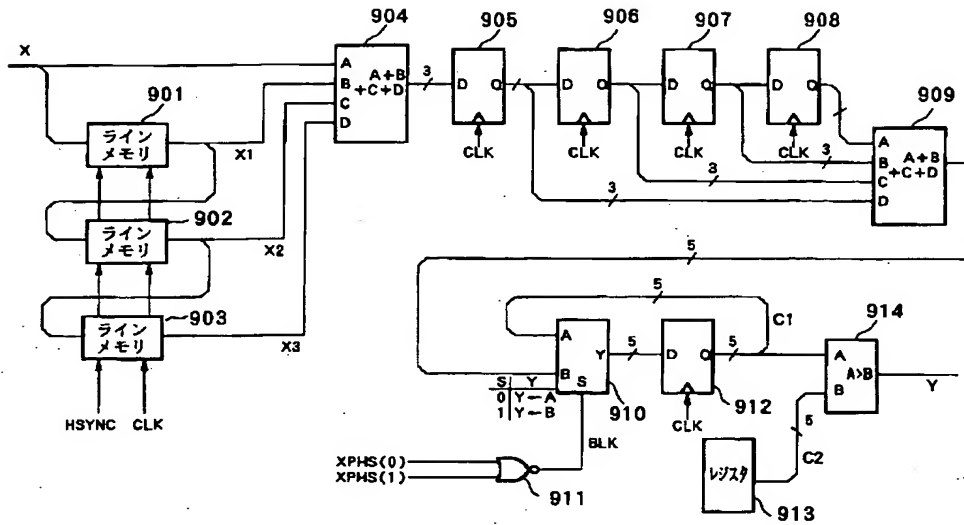
【図27】



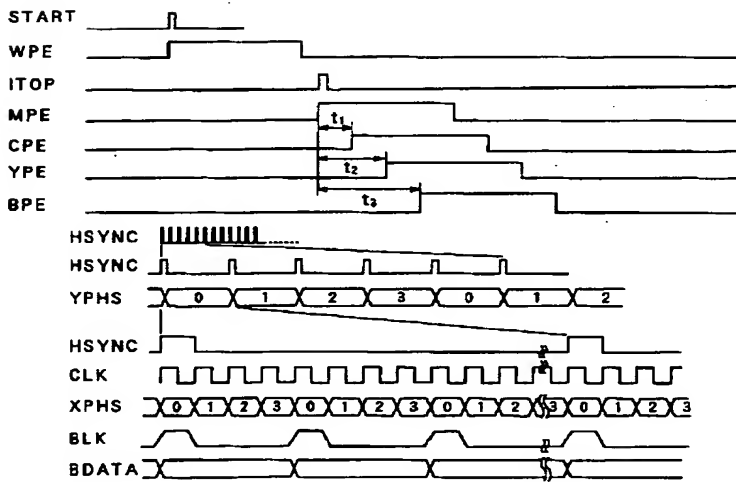
【図37】



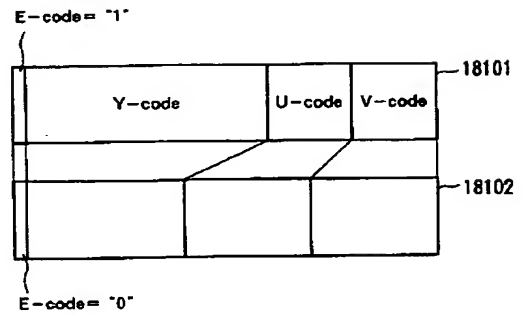
【图 29】



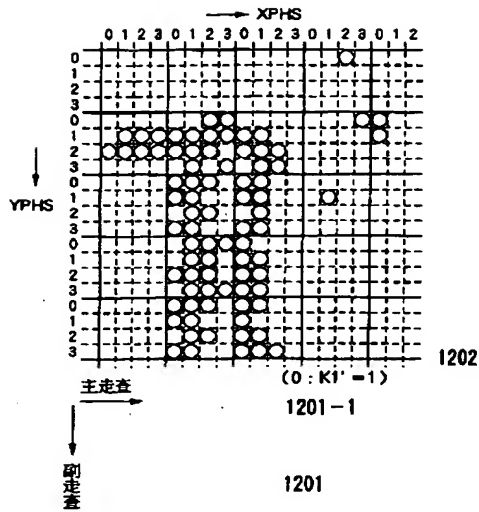
【図 3 1】



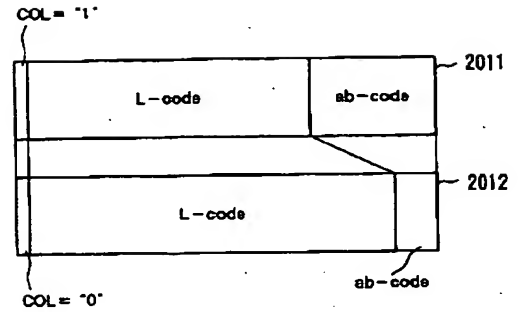
【図 50】



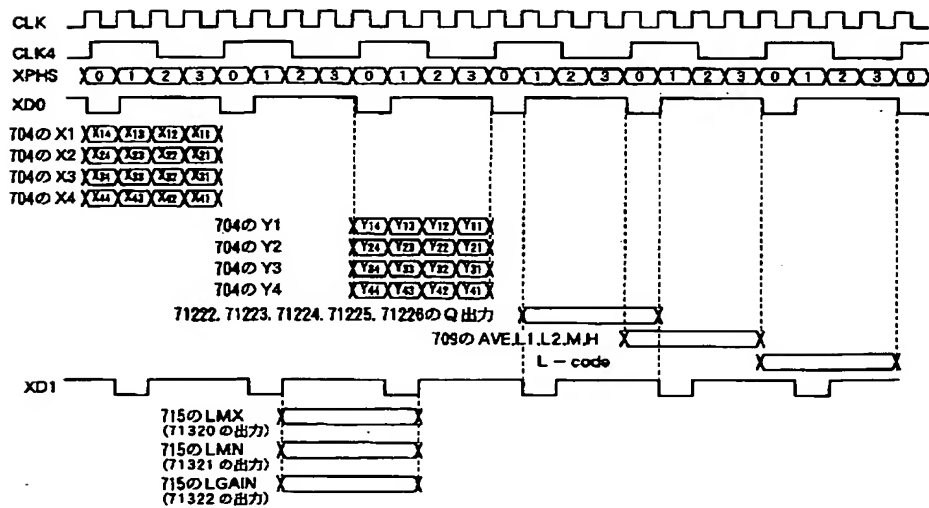
【図32】



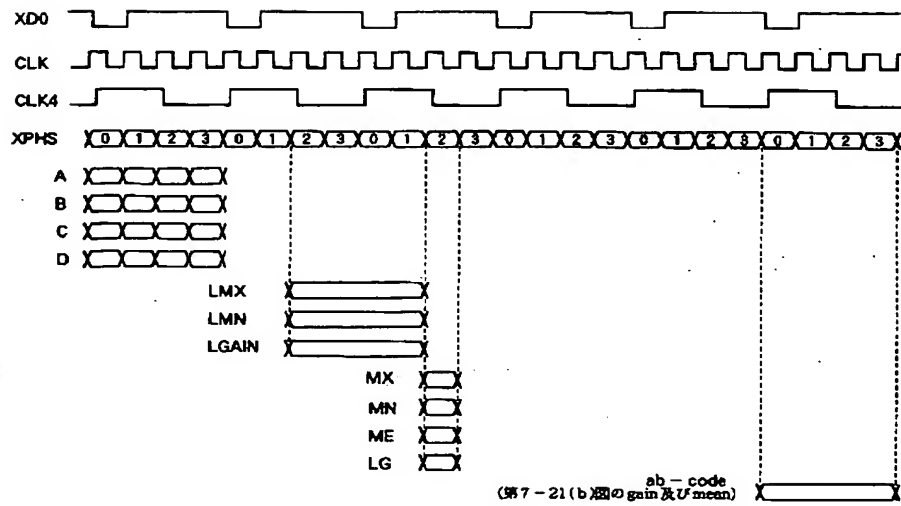
【図53】



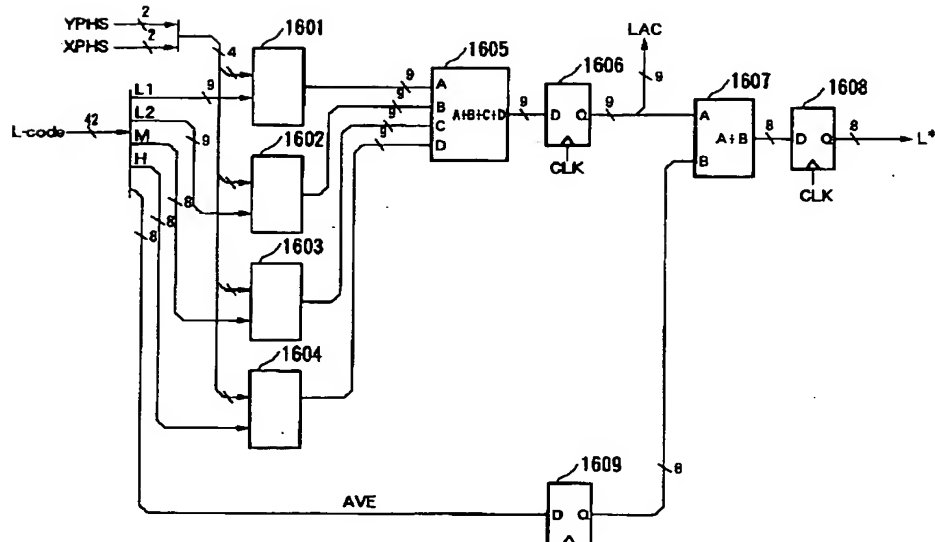
【図34】



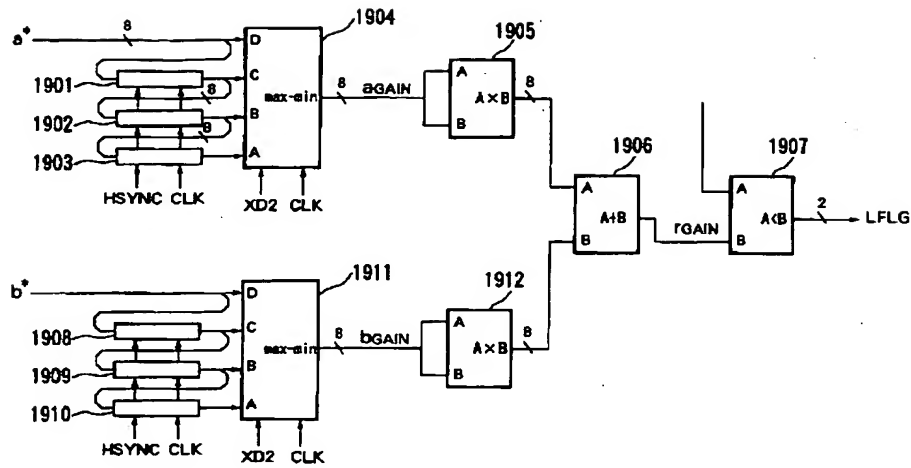
【図35】



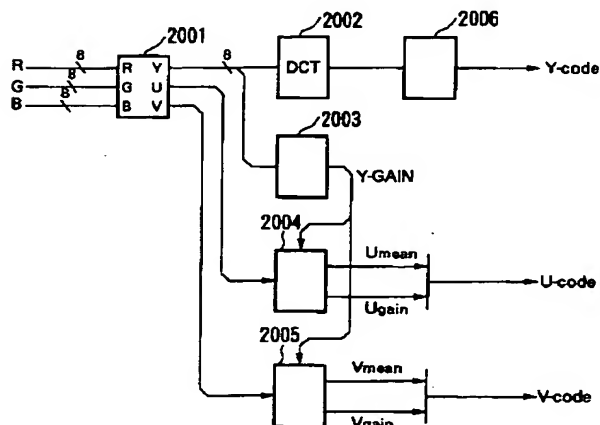
【図36】



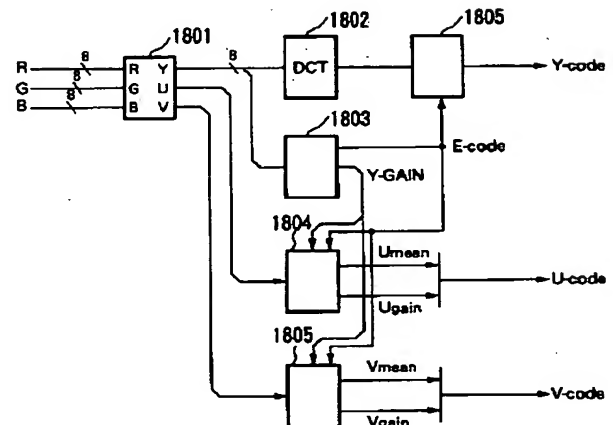
【図 3 9】



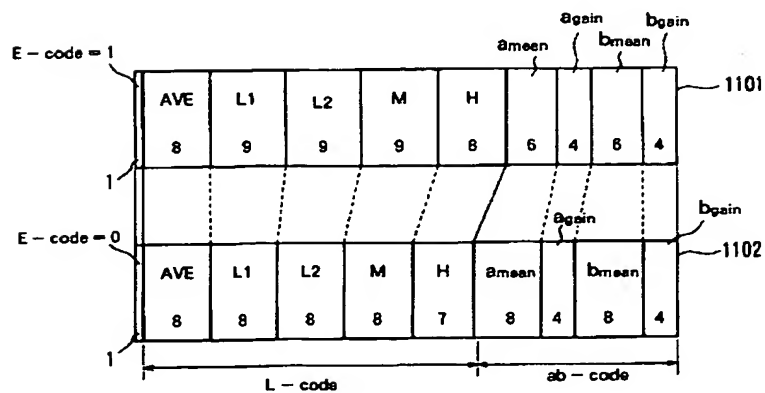
【図 4 0】



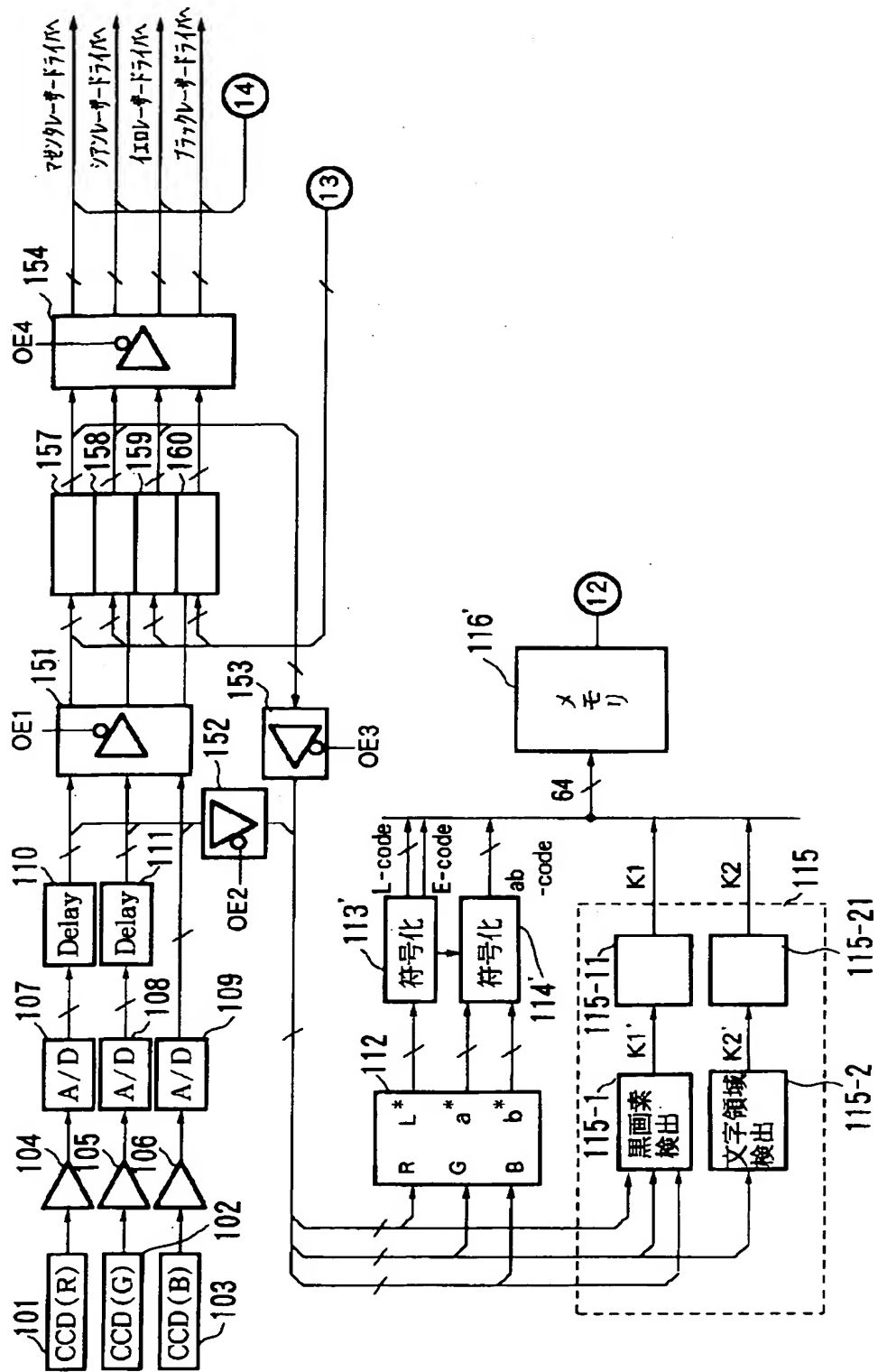
【図 4 9】



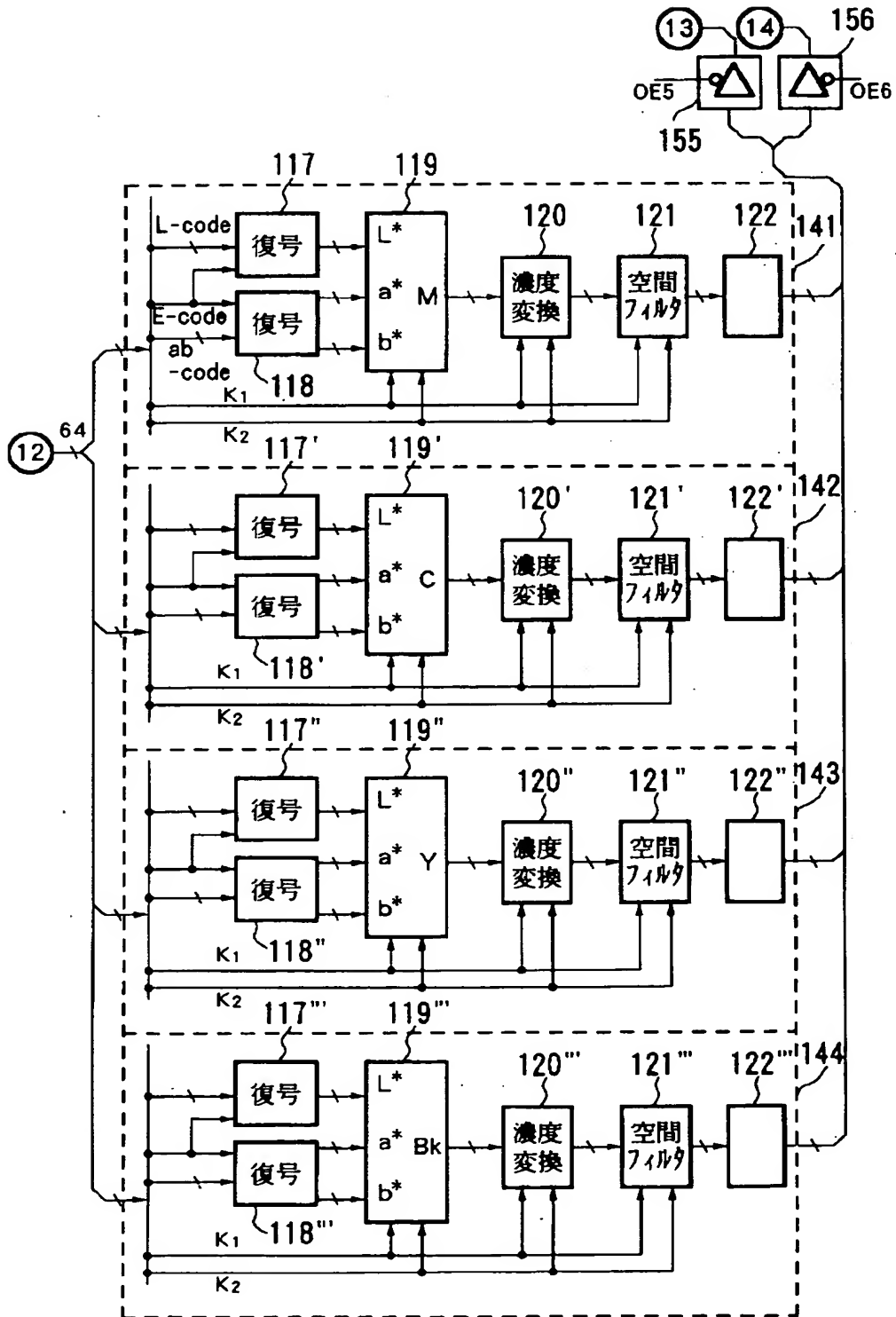
【図 4 7】



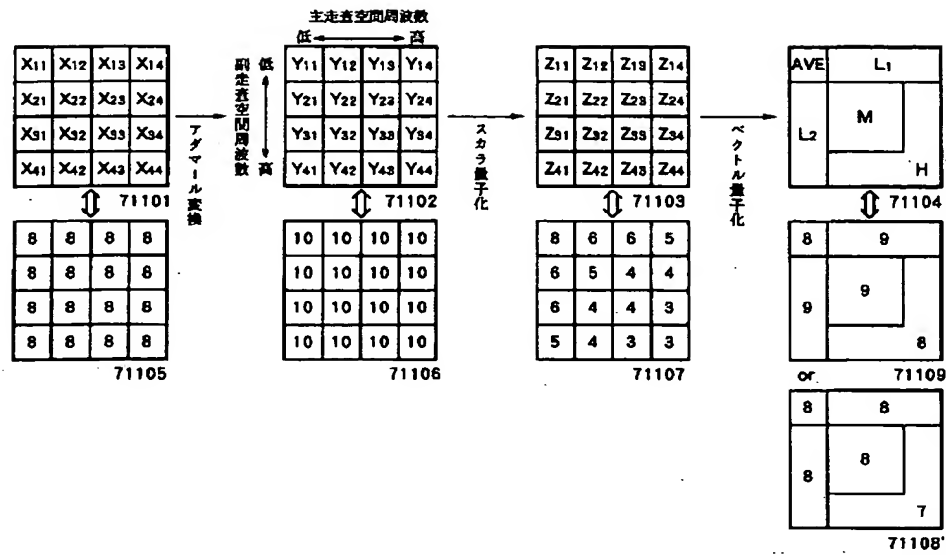
【図41】



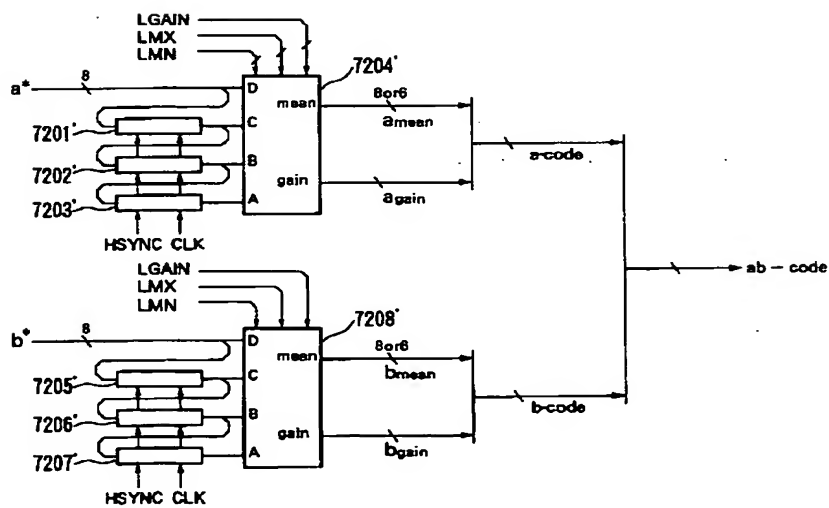
【図 4 2】



【図43】



【図45】



【図44】

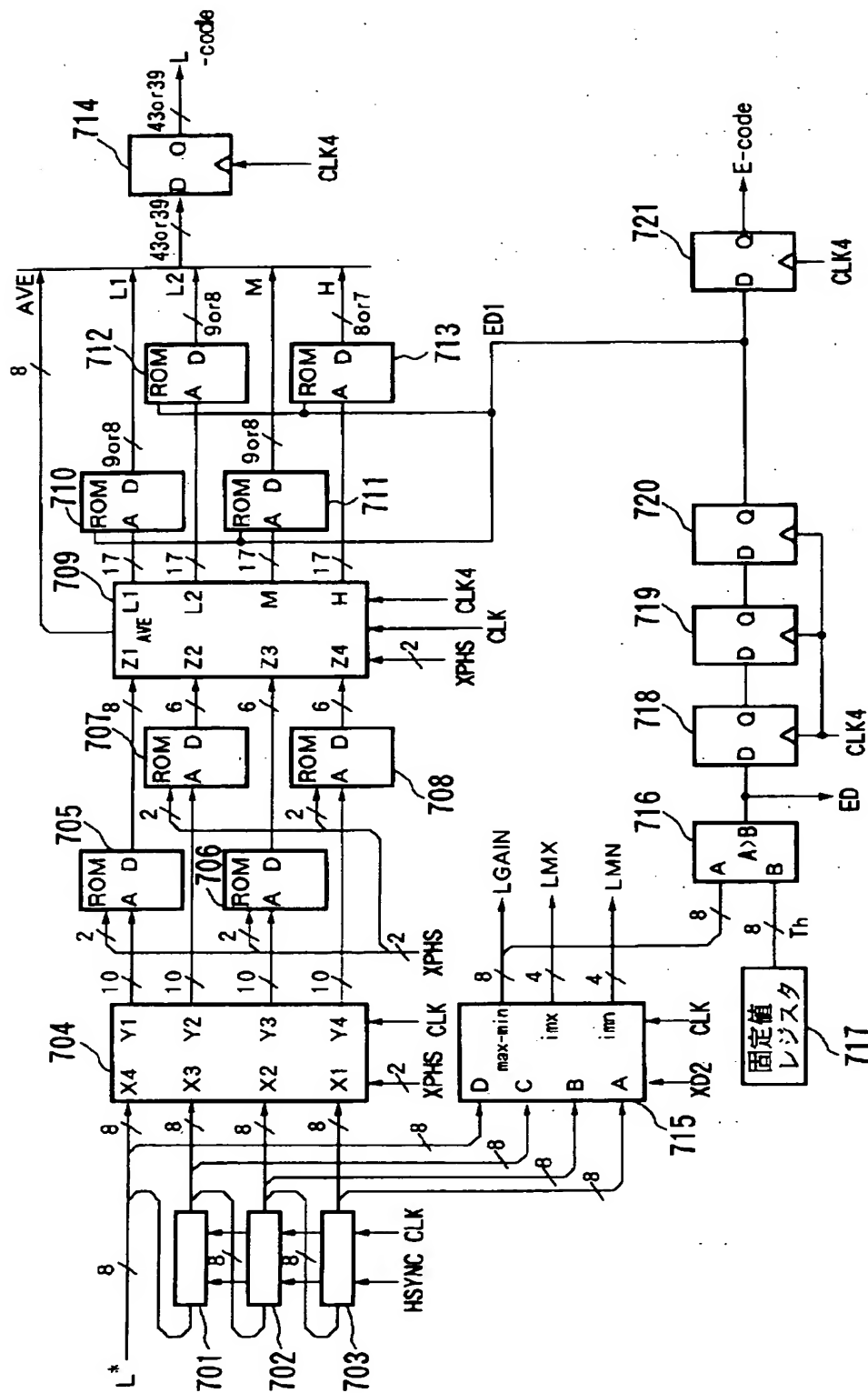
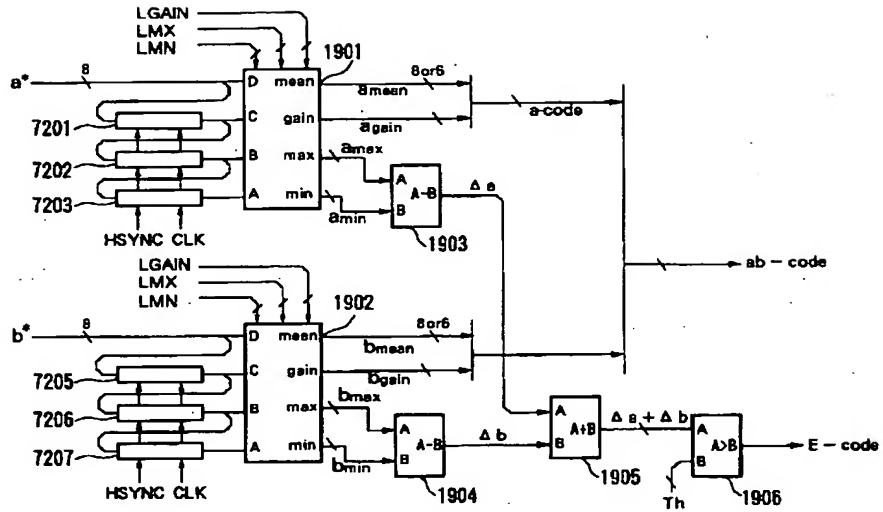


Figure 1 is a block diagram of a digital signal processing circuit. The circuit includes several blocks labeled 72141 through 72158. Inputs include MX, MN, ME, and LG, each with an 8-bit bus. The circuit includes adders (72145, 72147, 72158), multipliers (72148, 72152), and registers (72142, 72143, 72144, 72146, 72149, 72150, 72151, 72153, 72154, 72155, 72156, 72157). The output is 'mean', which is 8 or 6 bits wide. The circuit is clocked by CLK signals.

[illegible]

【図 5 1】



【图 5 2】

